



(51) 国際特許分類  
H03M 13/22, 13/12

A1

(11) 国際公開番号

WO99/25069

(43) 国際公開日

1999年5月20日(20.05.99)

(21) 国際出願番号

PCT/IP98/05027

(22) 国際出願日

1998年11月9日(09.11.98)

(30) 優先権データ

特願平9/307599

1997年11月10日(10.11.97)

JP

特願平10/218377

1998年7月31日(31.07.98)

JP

特願平10/233088

1998年8月19日(19.08.98)

JP

(71) 出願人 (米国を除くすべての指定国について)

エヌ・ティ・ティ移動通信網株式会社

(NTT MOBILE COMMUNICATIONS NETWORK, INC.)[JP/JP]

〒105-8436 東京都港区虎ノ門二丁目10番1号 Tokyo, (JP)

(72) 発明者: および

(75) 発明者/出願人 (米国についてのみ)

渋谷 彰(SHIBUTANI, Akira)[JP/JP]

〒236-0053 神奈川県横浜市金沢区能見台通18-11-303

Kanagawa, (JP)

須田博人(SUDA, Hirobito)[JP/JP]

〒237-0075 神奈川県横浜須賀町田浦町1-1-5

ファミリー湘南田浦1204 Kanagawa, (JP)

(74) 代理人

弁理士 伊東忠彦(ITO, Tadahiko)

〒150-6032 東京都渋谷区恵比寿4丁目20番3号

恵比寿ガーデンプレイスタワー32階 Tokyo, (JP)

(81) 指定国 CA, CN, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

添付公開書類

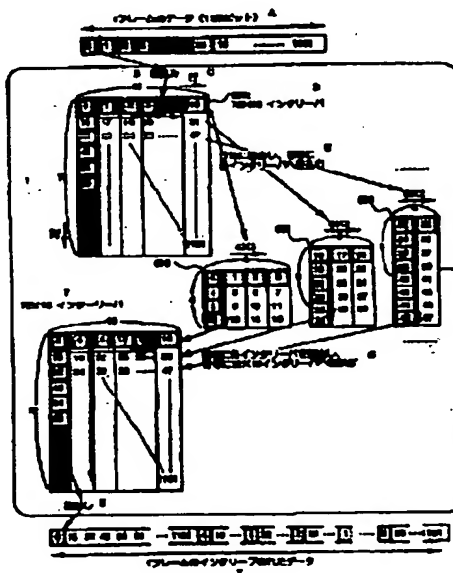
国際調査報告書

(54) Title: INTERLEAVING METHOD, INTERLEAVING APPARATUS, AND RECORDING MEDIUM IN WHICH INTERLEAVE PATTERN GENERATING PROGRAM IS RECORDED

(54) 発明の名称 インタリーピング方法、インタリーピング装置、及びインタリーブパターン作成プログラムを記録した記録媒体

(57) Abstract

Data of an input data series is written into a first interleaver. The data is read out in units of a column or row from the first interleaver and written into a plurality of second interleavers in the units of a column or row. The data is read from each of the second interleavers and written into one or a plurality of third interleavers as necessary. The operation is repeated once or a plurality of times, thereby reading the data from each of the interleavers and generating a data series. Interleaving is carried out by generating interleaving patterns by using a plurality of interleave patterns. Further, an interleave pattern adapted to turbo coding or transmission is generated.



- 1 ... DATA COMBINING IN ONE FRAME (LINE SECT)
- 2 ... DATA
- 3 ... DATA
- 4 ... DATA
- 5 ... DATA
- 6 ... DATA
- 7 ... DATA
- 8 ... DATA
- 9 ... DATA
- 10 ... DATA
- 11 ... DATA
- 12 ... DATA
- 13 ... DATA
- 14 ... DATA
- 15 ... DATA
- 16 ... DATA
- 17 ... DATA
- 18 ... DATA
- 19 ... DATA
- 20 ... DATA
- 21 ... DATA
- 22 ... DATA
- 23 ... DATA
- 24 ... DATA
- 25 ... DATA
- 26 ... DATA
- 27 ... DATA
- 28 ... DATA
- 29 ... DATA
- 30 ... DATA
- 31 ... DATA
- 32 ... DATA
- 33 ... DATA
- 34 ... DATA
- 35 ... DATA
- 36 ... DATA
- 37 ... DATA
- 38 ... DATA
- 39 ... DATA
- 40 ... DATA
- 41 ... DATA
- 42 ... DATA
- 43 ... DATA
- 44 ... DATA
- 45 ... DATA
- 46 ... DATA
- 47 ... DATA
- 48 ... DATA
- 49 ... DATA
- 50 ... DATA
- 51 ... DATA
- 52 ... DATA
- 53 ... DATA
- 54 ... DATA
- 55 ... DATA
- 56 ... DATA
- 57 ... DATA
- 58 ... DATA
- 59 ... DATA
- 60 ... DATA
- 61 ... DATA
- 62 ... DATA
- 63 ... DATA
- 64 ... DATA
- 65 ... DATA
- 66 ... DATA
- 67 ... DATA
- 68 ... DATA
- 69 ... DATA
- 70 ... DATA
- 71 ... DATA
- 72 ... DATA
- 73 ... DATA
- 74 ... DATA
- 75 ... DATA
- 76 ... DATA
- 77 ... DATA
- 78 ... DATA
- 79 ... DATA
- 80 ... DATA
- 81 ... DATA
- 82 ... DATA
- 83 ... DATA
- 84 ... DATA
- 85 ... DATA
- 86 ... DATA
- 87 ... DATA
- 88 ... DATA
- 89 ... DATA
- 90 ... DATA
- 91 ... DATA
- 92 ... DATA
- 93 ... DATA
- 94 ... DATA
- 95 ... DATA
- 96 ... DATA
- 97 ... DATA
- 98 ... DATA
- 99 ... DATA
- 100 ... DATA

(57)要約

入力データ系列のデータを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込み、該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込むことを1回又は複数回繰り返した結果のインタリーブの各々からデータを読み出してデータ系列を出力する。また、インタリーブパターンを複数用いてインタリーブパターンを作成し、インタリーブを行う。更に、ターボ符号化又は伝送等に適したインタリーブパターンを作成する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

|    |              |    |         |    |             |    |            |
|----|--------------|----|---------|----|-------------|----|------------|
| AE | アラブ首長国連邦     | ES | スペイン    | LI | リトアニア       | SG | シンガポール     |
| AL | アルバニア        | FI | フィンランド  | LK | スリランカ       | SI | スロベニア      |
| AM | アルメニア        | FR | フランス    | LR | リベリア        | SK | スロバキア      |
| AT | オーストリア       | GB | ガボン     | LS | レソト         | SL | シエラ・レオネ    |
| AU | オーストラリア      | GD | グレナダ    | LT | リトアニア       | SN | セネガル       |
| AZ | アゼルバイジャン     | GE | グルジア    | LU | ルクセンブルグ     | SZ | スワジランド     |
| BA | ボスニア・ヘルツェゴビナ | CH | ガナ      | LV | ラトヴィア       | TD | チャード       |
| BB | バルバドス        | GM | ガンビア    | MC | モナコ         | TG | トーゴ        |
| BE | ベルギー         | GN | ギニア     | MD | モルドヴァ       | TI | タジキスタン     |
| BF | ブルキナ・ファソ     | GW | ギニア・ビサウ | MG | マダガスカル      | TM | トルクメニスタン   |
| BG | ブルガリア        | HR | クロアチア   | MK | マケドニア       | TR | トルコ        |
| BJ | ベナン          | RU | ロシア     |    | 共和国ユーゴスラヴィア | TT | トリニダード・トバゴ |
| BR | ブラジル         | HU | ハンガリー   | ML | マリ          | UA | ウクライナ      |
| BY | ベラルーシ        | ID | インドネシア  | MN | モンゴル        | UG | ウガンダ       |
| CA | カナダ          | IE | アイルランド  | MR | モーリタニア      | US | 米国         |
| CF | 中央アフリカ       | IL | イスラエル   | MW | マラウイ        | UZ | ウズベキスタン    |
| CG | コンゴ          | IN | インド     | MX | メキシコ        | VN | ヴェトナム      |
| CH | スイス          | IS | アイスランド  | NE | ニジェール       | YU | ユーゴスラビア    |
| CI | コートジボワール     | IT | イタリア    | NL | オランダ        | ZA | 南アフリカ共和国   |
| CM | カメルーン        | JP | 日本      | NO | ノルウェー       | ZW | ジンバブエ      |
| CN | 中国           |    |         | NZ | ニュージーランド    |    |            |
| CU | キューバ         | KE | ケニア     | PL | ポーランド       |    |            |
| CY | キプロス         | KC | キルギスタン  | PT | ポルトガル       |    |            |
| CZ | チェコ          | KP | 北朝鮮     | RO | ルーマニア       |    |            |
| DE | ドイツ          | KR | 韓国      | RC | ロシア         |    |            |
| DK | デンマーク        | KZ | カザフスタン  | SD | スーダン        |    |            |
| EE | エストニア        | LC | セントルシア  | SE | スウェーデン      |    |            |

## 明細書

インタリービング方法、インタリービング装置、及び  
インタリーブパターン作成プログラムを記録した記録媒体

5

技術分野

本発明は、バースト誤りに対する誤り訂正符号の能力向上等のためのインタリービング技術に係り、特に、データのランダム性を増加させてインタリービングの効果を向上させるインタリービング方法、  
10 インタリービング装置、及びインタリーブパターン作成プログラムを記録した記録媒体に関する。

背景技術

移動通信システム等のデジタル伝送では、建物等の反射によるマルチパス・フェージングによって受信信号のレベルは時間的に大きく変動し、それによりバースト誤り等の符号誤りが生じる。また、  
15 CDやハードディスクなどのデジタル・システムの記録媒体において、傷や読み取り面の埃などによってバースト誤り等の符号誤りが生じる。このため、システムにおいて、各種誤り訂正符号を使用することになるが、この様な誤り訂正符号において、バースト誤りに  
20 対する訂正能力を向上するために、インタリービング技術が組み合わせて用いられる。このインタリービング技術の良し悪しが、バースト誤り存在下の誤り訂正符号の能力を決定する。

また、近年提案された能力の高い誤り訂正符号を用いるターボ符号器は複数の符号器で構成されており、各符号器間の冗長系列の相  
25 関性を少なくするためにインタリーブ（インタリービング処理を行う手段）を介して各符号器間が接続されている。このインタリーブは、ターボ符号の能力を決定する大変重要なものとなっている。

したがって、このようなインタリーブを用いているターボ符号化

や上記の移動通信システム等の伝送系に適したインタリービング処理を実行する方法が求められている。

当業者には公知の如く、インタリービング (interleaving) 方法は、入力ビット系列のビットの順番と出力ビット系列のビットの順番とをランダム化することを目的としており、以下の観点は、インタリービング法の能力を評価する尺度として用いることができる。

- (1) 連続する2ビットの入力を、出力系列においてどれだけ遠くに離せるか。
- 10 (2) 連続する2ビットの出力は、入力系列においてどれだけ遠くに離れているか。

図1は、従来のインタリービング方法であるブロック・インタリービング方法を示す。

図1において、1フレームのデータ100は1152ビットで構成されている。配列110は、 $N \times M$  ( $N$ 行 $M$ 列) のバッファを持ち、このバッファに例えば斜線部Aの行ベクトル115のように行方向に $M$ ビット書き込み、斜線部Bの列ベクトル120のように列方向に $N$ ビット読み出すことでインタリービング方法を実現している。このインタリービング方法について上記の観点で評価すると、

- 20 (1) 連続する2ビットの入力は、インタリーブ後の出力系列130において $N$ ビットよりも遠くに引き離せず、

(2) 連続する2ビットの出力は、入力系列においては少なくとも $M$ ビット離れている。

しかしながら、上述のインターリーブ方法では、行方向に書き込むときには入力したビット系列における時間順に書いており、列方向に読み出すときにも入力したビット系列における時間順に読み出しているため、ともに1回ずつ時間順に読み書きしている処理で留まっており、インタリービングの効果が低く、 $N \times M$ のバッファを持ちながら上記程度のランダム化の能力に留まっていた。



### 発明の開示

本発明は、上記の点に鑑みなされたものであり、バッファに対する書き込みまたは読み出しの処理を1回行った後、さらに順番を入れ替える処理を繰り返して適用することにより、1回ずつ時間順に読み書きしている場合よりもインタリービングの効果を向上させる  
5 インタリービング方法を提供することを第1の目的とする。

上記の目的を達成するため、本発明によるインタリービング方法は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、データ系列の  
10 データを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込む第1のステップを実行し、

該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込む第2のステップを1回又は複数回繰り返した結果のインタリーブの各々から、  
15 又は第1のステップの結果のインタリーブの各々からデータを読み出してデータ系列を出力する。

上記発明を次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリー  
20 ビング方法において、データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、第  
25 2のステップにより生成された複数個の該第2のインタリーブの各々を前記第1のインタリーブとみなして前記第2のステップを各々のインタリーブ毎に実行する第3のステップを繰り返し、第3のステップの繰り返しから生成又は第2のステップから生成されたインタリーブの各々からデータを読み出してデータ系列を出力する。

上記インタリービング方法を次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、該第2のステップの結果から生成したインタリーブの各々から列又は行単位にデータを読み出し、該データを前記第1のインタリーブと同一容量のインタリーブに書き込む第3のステップを実行することにより生成されたインタリーブからデータを読み出してデータ系列を出力する。

上記構成において、前記第3のステップを実行することにより生成されたインタリーブを前記第1のインタリーブとみなして前記第2のステップ及び第3のステップを実行する第4のステップを1回または複数回繰り返すことにより生成されたインタリーブからデータを読み出してデータ系列を出力する。

上記インタリービング方法はまた次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、複数のインタリービングパターンを予めテーブルに登録しておき、該テーブルを参照して、入力したデータ系列に該複数のインタリービングパターンのいずれかを適用して出力し、該出力に対してさらに前記複数のインタリービングパターンのいずれかを適用して出力する。

上記構成において、前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリービング方法によるインタリービングパターンを予め登録しておく。

上記の発明によれば、バッファに対する書き込みまたは読み出しの処理を1回行った後、さらに順番を入れ替える処理を繰り返して

適用するので、1回ずつ時間順に読み書きしている場合よりもインタリーピングの効果を向上させることが可能となる。

また、本発明は、インタリーピングに要するデータ量を低減しながら種々のインタリーピングに柔軟に対応することができるインタリーピング方法を提供することを第2の目的とする。

5 上記の目的を達成するために、本発明は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーピング方法においてインタリーピングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、第1の単位のインタリーブパターン記述と第2の  
10 単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成するインタリーブパターン記述作成方法である。

本発明はまた、上記構成におけるインタリーブパターン記述作成  
15 方法を複数回用いることで、所定長単位のインタリーブパターン記述を作成する。

上記構成において、前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式である。

20 本発明のインタリーピング方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーピング方法において、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成し、作成した  
25 インタリーブパターン記述を用いてインタリーピング処理を行う。

本発明のインタリーピング方法はまた次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーピング方法において、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用

いて、第3の単位の系列におけるインタリーブ先を計算し、該計算結果に基づきインタリーブ処理を行う。

5 本発明はまた、上記構成のインタリーブパターン記述作成方法で作成されたインタリーブパターン記述を用いて、第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を作成し、作成された該第1の単位のインタリーブパターン記述と該第2の単位のインタリーブパターン記述から計算することにより、第3の単位のデータ系列に対してインタリーブ処理を行う。

10 本発明はまた、上記インタリーブ方法において、前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式である。

上記本発明によれば、インタリーブ・パターン記述を作成することにより、例えば、一つのインタリーブ・パターン・テーブル（ $A=B$ の場合）、または2つのインタリーブ・パターン・テーブルから、よりインタリーブ長の大きいインタリーブ・パターン・  
15 テーブルを作成することが可能である。これにより、あるインタリーブ長のパターンをより小さいインタリーブ長のパターンの複数の組み合わせで表わすことができ、固定長パターンのメモリ量を削減できる。例えば、1000ビット分のインタリーブ・パターン・  
20 テーブルは従来だと1000ビット分のメモリが必要だが、本発明を用いると1000ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル $\times$ 50ビット・インタリーブ・パターン・テーブルで表現することで70（ $=20+50$ ）ビット分のメモリに削減することができる。また、900  
25 ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル $\times$ 50ビット・インタリーブ・パターン・テーブルで表現することで、固定長のインタリーブ・パターン・テーブルを増加させずに、1000ビットと900ビットのインタリーブを行うことができる。

本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合  
5 の該インタリーブパターンの記述作成方法において、インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、解釈した結果に基づき、請求項 9 記載のインタリーブパターン記述作成方法を用いて、インタリーブパターン記述を作成する。

また、上記構成において、インタリーブパターンを作成するとき、  
10 インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターン記述を参照してインタリーブパターン記述を作成する。

また、本発明は、インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、解釈した結果に基づき、請求項 13 記載のインタリーブング方法を用いてインタリーブングを行う。  
15

上記構成のインタリーブング方法において、インタリーブングを行う際、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部  
20 部に対応する処理を行わずに、保持しているインタリーブパターンを参照してインタリーブパターン記述を作成する。

本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合  
25 の該インタリーブパターンの記述作成方法において、ある単位長が与えられたとき、まず、一段目のインタリーブパターン記述を決定し、次に、一段目以降の縦および横それぞれのインタリーブに対応するインタリーブパターン記述を決定することを、任意の段または

インタリーピングができなくなるまで繰り返すことにより、インタリーブパターン記述を生成する。

- また、本発明のインタリーブパターンの記述作成方法は次のように構成しても良い。ある単位長のデータ系列を入力して該単位長の
- 5 インタリーブした系列を出力するインタリーピング方法においてインタリーピングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、生成されたインタリーブパターン記述を検査し、検査に不合格であれば、パラメータの一部もしくは全てを変更し、インタリーブパターン記述
- 10 を再生成し、検査に合格するまでこれを繰り返し、最終的に、検査に合格したインタリーブパターン記述を生成する。

- 上記構成のインタリーブパターン記述作成方法において、前記生成されるインタリーブパターン記述は、インタリーブパターンテーブル、インタリーブパターン方程式、またはインタリーブパターン
- 15 記述言語である。

上記の発明により、インタリーピングに要するデータ量を低減しながら種々のインタリーピングに柔軟に対応することができる。

- また、本発明は、インタリーピング方法を伝送系装置やターボ符号化器等に適用する方法、その伝送系装置や符号化器等の装置、及びある対象に適したインタリーピングパターン作成プログラムを記録した記録媒体を提供することを第3の目的とする。
- 20

- 上記の目的を達成するために、本発明のインタリーブパターン作成方法は次のように構成される。ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーピング方法においてインタリーピングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行数または列数を予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定した行数
- 25

または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成する。

- 5       また、上記構成において、ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数
- 10       を用いて列数を定める第1のステップを実行し、前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数
- 15       に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、得られた最終段階の行と列に対応するインタリーブ・パターン
- 20       から、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する。

- 25       また、本発明は上記構成において、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直す。

また、上記構成において、適応対象としてターボ符号化であり、第1段目の行数を7とする。

更に、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とする。

上記の発明により、ターボ符号化や伝送等に適したインタリーブパターンを得ることができる。

上記目的を達成するための本発明の装置は、ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタ  
5 リービングを実行するインタリービング装置において、1または複  
数のインタリービングパターンを予めテーブルに登録しておく手段  
と、該テーブルを参照して、入力したデータ系列に該複数のインタ  
リービングパターンのいずれかを適用して出力する手段と、必要に  
10 応じて該出力に対してさらに該複数のインタリービングパターンの  
いずれかを適用して出力することを繰り返す手段とを有する。

また、上記構成において、前記テーブルは、少なくとも請求項1  
から4のうちいずれか記載のインタリービング方法によるインタ  
リービングパターンを予め登録しておく。

また、上記構成において、前記インタリービングパターンは、請  
15 求項21記載のインタリービングパターン作成方法による。

更に、上記インタリービング装置において、インタリービングパ  
ターンを使用する代りに、入力したデータ系列のインタリービング  
先を計算し、該計算結果に基づきインタリービング処理を行いデー  
タ出力する。

20 上記の発明により、インタリービング処理を行う装置を提供する  
ことができ、特に、ターボ符号化や伝送等に適した装置を提供でき  
る。

上記目的を達成するための本発明によるプログラムを記録した記  
録媒体は、ある単位長のデータ系列を入力して該単位長のインタ  
25 リーブした系列を出力するインタリービング方法におけるインタ  
リーブパターンの記述作成を行うプログラムを記録したコンピュー  
タ読み取り可能な記録媒体において、該プログラムは、ある単位長  
が与えられたとき、該単位長に対応するブロックインタリーブの行  
数または列数を予め定められている適用対象に適したインタリーブ



- ・パターン・リストを用いて決定し、決定した行数または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成する。
- 5

- 更に、上記構成において、本発明のインタリーブパターン作成プログラムを記録した記録媒体において、該プログラムは、ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めた
- 10
- インタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適した
- 15
- インタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、該第3のステップを前記
- 20
- 第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する。

- 25
- 上記構成において、本発明のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直す。

更に、本発明のインタリーブパターン作成プログラムを記録した

記録媒体において、前記プログラムは、適応対象としてターボ符号化であり、第1段目の行数を7とする。

- 更に、本発明のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、適応対象として伝送であり、
- 5 第1段目の列数を1フレームのスロット数とする。

上記の発明により、インタリーブパターン作成を行うプログラムを記録した記録媒体を提供することができ、特に、ターボ符号化や伝送等に適したインタリーブパターン作成を行うプログラムを記録した記録媒体を提供することができる。

10

#### 図面の簡単な説明

図1は、従来のインタリーブ方法を示す図である。

図2は、本発明の第1の実施の形態のインタリーブ方法を示す図である。

- 15 図3は、本発明の第1の実施の形態のインタリーブ方法を示す図である。

図4は、本発明の第2の実施の形態のインタリーブ方法を示す図である。

- 20 図5は、本発明の第3の実施の形態のインタリーブ方法を示す図である。

図6は、本発明の第4の実施の形態のインタリーブ方法を示す図である。

図7は、本発明の第5の実施の形態のインタリーブ方法を示す図である。

- 25 図8は、 $L = 64$ ビット長のデータが8ビット×8ビットのブロックインタリーブに書き込まれたことを示す図である。

図9は、シンボル単位のインタリーブにおける第1の場合を示す図である。

図10は、シンボル単位のインタリーブにおける第2の場合

を示す図である。

図 1 1 は、シンボル単位のインタリーブングにおける第 3 の場合を示す図である。

図 1 2 は、インタリーブ処理を説明する図である。

5 図 1 3 は、本発明の第 7 の実施の形態のインタリーブ処理を説明する図である。

図 1 4 は、本発明の第 7 の実施の形態のインタリーブ処理を説明する図である。

10 図 1 5 は、本発明の第 7 の実施の形態のインタリーブ処理を説明する図である。

図 1 6 は、本発明の第 8 の実施の形態のインタリーブ処理を説明する図である。

図 1 7 は、本発明の第 8 の実施の形態のインタリーブ処理を説明する図である。

15 図 1 8 は、本発明の第 9 の実施の形態のインタリーブ処理を説明する図である。

図 1 9 は、本発明の第 9 の実施の形態のインタリーブ処理を説明する図である。

20 図 2 0 は、本発明の第 9 の実施の形態のインタリーブ処理を説明する図である。

図 2 1 は、本発明の第 9 の実施の形態のインタリーブ処理を説明する図である。

図 2 2 は、本発明の第 9 の実施の形態のインタリーブ処理を説明する図である。

25 図 2 3 は、インタリーブ・パターン記述言語の定義の例を説明する図である。

図 2 4 は、インタリーブ・パターン記述言語の定義の例を説明する図である。

図 2 5 は、インタリーブ・パターン記述言語の定義の例を説明す

る図である。

図 26 は、インタリーブ・パターン記述言語の定義の例を説明する図である。

5 図 27 は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図 28 は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図 29 は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

10 図 30 は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

図 31 は、インタリーブ・パターン記述言語で定義された場合の実現を説明する図である。

15 図 32 は、インタリーブ・パターンを生成する手順のフローを示す図である。

図 33 は、生成されたインタリーブ・パターンの決定の手順を示すフローチャートである。

図 34 は、ターボ符号器の構成例を説明するブロック図である。

20 図 35 は、移動無線の送受信機の構成例を説明するブロック図である。

図 36 は、デインタリーブングの例を示す図である。

図 37 は、デインタリーブングの例を示す図である。

図 38 は、ターボ符号に適したインタリーブ・パターンの作成を説明するフローチャートである。

25 図 39 は、インタリーブ・パターンの決定過程の詳細を示す図である。

図 40 は、インタリーブ・パターンの決定過程に使用する、予め定めたインタリーブ・パターンのリストを示すテーブルである。

図 41 は、インタリーブ・パターンのマルチステージ・インタ

リービング法による作成過程の詳細を示す図である。

図 4 2 は、インタリーブ・パターンの作成過程の 1 段を説明する図である。

図 4 3 は、図 4 2 の作成過程の具体的な例である。

5 図 4 4 は、インタリーブ・パターンの作成過程の他の例を説明する図である。

図 4 5 は、作成されたインタリーブ・パターンのチェックを説明する図である。

10 図 4 6 は、伝送路インタリーブに適したインタリーブ・パターンの作成を説明するフローチャートである。

図 4 7 は、インタリーブ・パターンの決定過程の詳細を示す図である。

図 4 8 は、インタリーブ・パターンの作成に使用する、予め定めたインタリーブ・パターンのリストを示すテーブルである。

15 図 4 9 は、インタリーブ・パターンのマルチステージ・インタリーブ法による作成過程の詳細を示す図である。

図 5 0 は、インタリーブを行う装置の例を示す図である。

#### 発明を実施するための最良の形態

20 以下、図面を参照して本発明の実施の形態を詳細に説明する。以下の説明では、2次元の配列を用いてインタリーブを図示し説明しているが、これは説明の便宜上のものである。2次元の配列ではなく1次元の配列を用いて本発明を実施できることは言うまでもない。

25 なお、以下のインタリーブ処理等は、入力されるビット系列等の信号処理等を行う処理装置において実行される。

まず、本発明の第 1 の実施の形態を説明する。

図 2 と図 3 は、本発明の第 1 の実施の形態のインタリーブ方法を示す。図 2 は、まず、従来例と同様に 1 フレームのデータ 200 として 1152 ビットを入力して、 $72 \times 16 (= 1152)$  イ

インタリーバ210のバッファに対して行方向に行ベクトル215の書き込みを行う。本発明のインタリービング方法は、 $72 \times 16$ インタリーバではなく一般の $N \times M$ インタリーバについても適用可能であることはもちろんである。 $72 \times 16$ インタリーバ210において、16列ある列ベクトル220等それぞれは72ビットで構成されているが、この列ベクトル220等を読み出し、それぞれについて対応する16個の $9 \times 8$  ( $=72$ ) インタリーバ230、235、・・・、240でインタリービングを行う。つまり $9 \times 8$ インタリーバ230等のバッファに対して上記の列ベクトル220等を行方向に書き込む。最後に16個ある $9 \times 8$ インタリーバの各々に対して、順に列方向にデータを読み出し、出力すなわちインタリーブされたデータ245を取り出す。

図1におけるインタリーブされたデータの配置は、列の中に関しては時間順に順序正しく並んでいるが、図2におけるインタリーブされたデータの配置は、より複雑なものになっていることが分かる。ここで定量的に評価するため、従来の技術で説明した尺度(2)の観点でインタリービングの能力を評価する。

図1の出力130において、「0」の隣は「16」である。したがって、入力データにおいては、この2つのビットは16ビット離れている。全てのビットについて同様に調べてみると、連続する2ビットの出力は、入力系列において少なくとも16ビット離れていることが分かる。つまり、上記尺度(2)は16ビットとなる。

図2では、上記尺度(2)は128ビットとなり、本実施の形態1の方法は、インタリービングの能力を引き上げることができたことが分かる。

図3は、さらにもう一段階インタリービングを繰り返している方法を示す。図2の $9 \times 8$ インタリーバ230等内の各列のデータをさらに、各列毎に、 $3 \times 3$  ( $=9$ ) インタリーバ285、287、・・・、293において、インタリービングを行っている。最終的に

3×3 インタリーバ 2 8 5 等に対して、順に列方向にデータを読み出し、出力すなわちインタリーブされたデータ 2 9 5 を取り出す。

図 3 では、上記尺度 (2) は 3 8 4 ビットなり、繰り返しインタリーピングを行うことでインタリーピングの能力を引き上げることができることが分かる。

次に、本発明の第 2 の実施の形態を説明する。

図 4 は、本発明の第 2 の実施の形態のインタリーピング方法を示す。

図 3 では、7 2 × 1 6 インタリーバ 3 1 0 を列方向に読み出して  
10 いたが、本実施の形態 2 では 7 2 × 1 6 インタリーバ 3 1 0 の行ベクトル 3 1 5 の 1 6 ビットを読み出し、4 × 4 インタリーバ 3 2 0、3 3 0 等に同様に行方向に書き込みを行う。次に、4 × 4 インタリーバ 3 2 0 等の列を順に読み出し、先ほどの 7 2 × 1 6 インタリーバ 3 1 0 の各行にデータを戻す。この場合、先の 7 2 × 1 6  
15 インタリーバ 3 1 0 の代わりに別の 7 2 × 1 6 インタリーバ 3 3 5 を用いてもよい。すべての 4 × 4 インタリーバ 3 2 0 等の列のデータを戻したら、7 2 × 1 6 インタリーバ 3 1 0 のバッファを列方向に読み出し、インタリーブされたデータ 3 4 0 を取り出す。

従来のインタリーピング法の出力結果 3 5 0 と比較すると、7 2  
20 × 1 6 インタリーバ 3 1 0 における各列内におけるデータ配置は同じだが、各列の配置が異なることが分かる。ここで、上記尺度 (1) の観点でインタリーピングの能力を評価する。従来の方法においては、入力データの「0」と「1」は、インタリーブされたデータにおいては、7 2 ビット離れている。同様に全てのビットに  
25 ついて調べると、上記尺度 (1) は 7 2 ビットであることが分かる。本実施の形態 2 では上記尺度 (1) は 2 8 8 ビットとなり、インタリーピングの能力を引き上げることができたことが分かる。

次に、本発明の第 3 の実施の形態を説明する。

図 5 は、本発明の第 3 の実施の形態のインタリーピング方法を示

す。本実施の形態は、実施の形態第1と第2とを組み合わせ、それぞれのインタリーピング法を繰り返す方法である。

図5において、1フレームのデータ400として16ビットを入力して、 $4 \times 4$  ( $=16$ ) インタリーバ410のバッファに対して  
5 行方向に書き込みを行う。 $4 \times 4$  インタリーバ410において、4列ある列それぞれは4ビットで構成されているが、この列を読み出し、それぞれについて対応する4個の $2 \times 2$  ( $=4$ ) インタリーバ420、425、430、435でインタリーピングを行う。つまり $2 \times 2$  インタリーバ420等のバッファに対して上記の列を行方向  
10 向に書き込む。

次に、 $2 \times 2$  インタリーバ420等の列の2ビットを列毎に順次読み出し、先ほどの $4 \times 4$  インタリーバ410の各列にデータを戻す。この場合、先の $4 \times 4$  インタリーバ410の代わりに別の $4 \times 4$  インタリーバ440を用いてもよい。

15 このインタリーバ410または440に対して各行を読み出し、それぞれについて対応する4個の $2 \times 2$  ( $=4$ ) インタリーバ445、450、455、460でインタリーピングを行う。つまり $2 \times 2$  インタリーバ445等のバッファに対して上記の行を行方向に書き込む。

20 次に、 $2 \times 2$  インタリーバ445等の列の2ビットを列毎に順次読み出し、先ほどの $4 \times 4$  インタリーバ410または440の各行にデータを戻す。この場合、先の $4 \times 4$  インタリーバ410または440の代わりに別の $4 \times 4$  インタリーバ470を用いてもよい。すべての $2 \times 2$  インタリーバ445等の列のデータを戻したら、 $4 \times 4$  インタリーバ410または440または470のバッファを列  
25 方向に読み出し、インタリーブされたデータ480を取り出す。

以上により、尺度(1)および(2)を同時に改善することができる。インタリーピングの能力をさらに引き上げることができる。

したがって、本発明によれば同じ $N \times M$ のバッファ・サイズのエ



ンタリービングであっても、連続する2ビットの入力は、充分繰り返すインタリーブ後の出力系列において2Nビット以上速くに引き離せ、連続する2ビットの出力は、入力系列においては2Mビット以上離すことが可能である。例えば、8×8のバッファ・サイズの  
5 インタリービングの場合は、3回の繰り返しによりインタリーブ後の出力系列において2×8ビット以上速くに引き離せ、連続する2ビットの出力は、入力系列においては2×8ビット以上離すことが可能である。

さらに、本発明はバースト誤り伝送路またはバースト誤り記録媒体で生じるバースト誤りのランダム化に用いることができる。ターボ符号化に適用するインタリービング法として用いることもできる。  
10

次に、本発明の第4の実施の形態を説明する。図6は、本実施の形態を示す。

上述の実施の形態第1から第3のように、同一のインタリービング・ステップにおいて必ずしも同一のインタリーブを繰り返し用いなくても良い。図6において、入力系列を72×16インタリーブに書き込んだ後、72×16インタリーブ600の行毎に16ビットずつ読み出し、第1行目は4×4インタリーブ610に、第2行目は6×3インタリーブ620に、第3行目は8×2インタリーブ  
15 630に、等のように行毎にインタリーブの形を変えることも可能である。また、16ビットの入力系列に対して6×3インタリーブというようにインタリーブ・バッファの中のすべてに対して入力データを書き込む必要もない。  
20

次に、本発明の第5の実施の形態を説明する。図7は、本実施の形態を示す。  
25

図7は、図2と同様のインタリービングの例を示す。ただし、図2の例では、第1のインタリービング・ステップにおいて、入力系列を複数の16ビットからなるブロックに分割しているが、そのブロックの中は時間順のままである。一方、図7の例では、そのブ

ロック内において、擬似ランダム・インタリービングを行い、 $72 \times 16$  インタリーブ 700 に書込を行っている。このように、本発明の繰り返し処理と擬似ランダム・インタリービング方法に用いられるようなビット順の入れ替え処理とを組み合わせることが可能であり、このインタリービング方法の例を示したものが図 7 である。

次に、本発明の第 6 の実施の形態を説明する。

上述した実施の形態においては、ビット単位のインタリービング方法を示したが、シンボル単位でも同様にしてインタリービングを行うことができる。以下、その例を第 6 の実施の形態として説明する。

まず、 $L$  ビット長のデータを  $N \times M$  ( $L \leq N \times M$ ) のブロックインタリーブへ書きこむ。ここで、1 シンボルを  $K$  ビットとし、 $N \times M$  のブロックインタリーブにおいては連続（隣接）する  $K$  ビットを 1 シンボルとする。

縦方向に連続する  $K$  ビットを 1 シンボルとした第 1 の場合には、 $(N/K)$  シンボル  $\times$   $M$  シンボルのブロックインタリーブとみなすことができ、上述した方法で縦方向及び横方向に複数段インタリーブを行い、シンボルをビットに直して読み出すことで、シンボル単位のインタリービングが可能となる。また、横方法に連続する  $K$  ビットを 1 シンボルとした第 2 の場合には、 $N$  シンボル  $\times$   $(M/K)$  シンボルのブロックインタリーブとみなすことができ、同様にしてシンボル単位のインタリービングができる。更に、 $K = N_1 \times M_1$  であるとして、隣接する  $K$  ビットを 1 シンボルとした第 3 の場合には、

$(N/N_1) \times (M/M_1)$  シンボルのブロックインタリーブとみなして、同様にしてシンボル単位のインタリービングができる。

以上説明した方法の具体例を図を用いて説明する。図 8 は、 $L = 64$  ビット長のデータが  $(N =) 8$  ビット  $\times$   $(M =) 8$  ビットのブロックインタリーブに書き込まれたことを示す図である。この後の

処理は、第 1 ～ 第 3 の場合について、図 9 ～ 図 11 において説明する。

図 9 は  $K = 2$  における第 1 の場合を示す図である。図 9 の 4 シンボル  $\times$  8 シンボルのブロックインターリーブがビット単位のインターリーピングについて既に説明した方法でインターリーピングされ、インターリーブ 6 5 0 のシンボルがビットに直され、インターリーブ 6 6 0 となり、読み出しが行われる。

また、 $K = 2$  における第 2 の場合は、図 10 に示す方法でインターリーピングが行われ、 $K = 4$  における第 3 の場合は、図 11 に示す方法でインターリーピングが行われる。これらの具体的方法については、それぞれの図及び上記の説明等から明らかであるので説明は省略する。

以上説明したように、本発明の上記第 1 ～ 第 6 の実施の形態におけるインターリーピング方法によれば、前述の第 1 の目的が達成され、バッファに対する書き込みまたは読み出しの処理を 1 回行った後、さらに順番を入れ替える処理を繰り返して適用することにより、1 回ずつ時間順に読み書きしている場合よりもインターリーピングの効果を上昇させることが可能である。

なお、このようなインターリーピング方法をマルチプル・インターリーピング法と称する。

上述したとおり、デジタル・システムの場合、ビットかシンボル等の単位でインターリーピングにおける並び替えが行われる。上述の方法は、バッファ等にデータを書き込み、それを読み取る方法を示しているが、インターリーピングによる順番の入れ替え情報をパターン（以下、インターリーブ・パターンと称する）として持ち、それを参照して並び替えることも可能である。インターリーピングはビット単位、シンボル単位等で処理されるが、以下では簡単のためビット単位に行った例を示す。

図 12 は、16 ビット系列のインターリーピングを行った例である。

図 1 2 では、インタリーブ・パターン・テーブルを参照することによりビット単位のインタリーブ・ピングを行っている。図 1 2 では、インタリーブ・ピングが行われる入力された 1 6 ビットの系列 6 7 0 は、インタリーブ・パターン・テーブル 6 8 0 に記憶されている順番にしたがって、入力系列内のビット（もしくはシンボル等）の順番の入れ替えが行われる。

図 1 2 において、そこに示されているインタリーブ・パターン・テーブルに示されている順番を、矢印のように縦方向の順に 0、8、4、1 2、2、・・・と読み出す。その読み出された順番に、入力された 1 6 ビットの系列を、順次、入力系列の 0 番目のビットを出力系列の 0 番目に、1 番目のビットを 8 番目と入れ替える。そして、インタリーブ・ピング後のビット系列を出力する。

次に、本発明の第 2 の目的を達成する手段における実施の形態を、第 7 の実施の形態から説明する。

図 1 3 ～図 1 5 は、本発明の実施の形態 7 を示す。

図 1 3 および図 1 4 では、1 6 ビットの系列 6 7 0 をインタリーブ・ピングする例を示している。すなわち、4 ビット系列の変換を示すインタリーブ・パターン・テーブル A およびインタリーブ・パターン・テーブル B を用意しておき、この 2 つの 4 ビットのインタリーブ・パターン・テーブルから、1 6 (4 × 4) ビット系列の変換を示すインタリーブ・パターン・テーブル 6 8 0 を生成する。そして、この生成された 1 6 ビット系列のインタリーブ・パターン・テーブルを用いて、入力される 1 6 ビット系列 6 7 0 のインタリーブ・ピングを行う。

図 1 3 において、予め用意されているテーブル A がテーブル C の書き込み方向、またはテーブル B がテーブル C の書き込み方向の垂直方向を規定している。L = 1 6 ビットのインタリーブ・ピングを行う際、L A = 4 ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブル A と L B = 4 ビットのインタリーブ・

パターンを記述したインタリーブ・パターン・テーブルBを用いて、  
 $L$  ( $\leq L_A \times L_B$ ) ビットのインタリーブ・パターンを記述した  
 インタリーブ・パターン・テーブルCを作成する。(図13の①)

5 インタリーブ・パターン・テーブルのC[i] (ビット列Cのi  
 番目) を作成するための演算は、図13の例では、

$$C[i] = A[i \% L_A] + L_A \times B[i / L_A]$$

であり、 $L_A = 4$ である。(ここで、iは系列のビットの位置を示  
 すアドレスであり、0以上の整数とする。これ以降の記述では、系  
 列の位置を示すアドレスをi、j、k、...とし、0以上の整数と  
 10 する。A[i]は、テーブルAのi番目の要素を示す。“%”は剰  
 余演算子で、 $i \% L_A$ はiを $L_A$ で割り算した余りを意味し、また、  
 $i / L_A$ はiを $L_A$ で割り算した結果の整数部(小数部を切り捨て  
 た数)を意味する。以下の式においても同様である。但し、テー  
 ブルAがテーブルCの横方向のパターンを規定し、テーブルBがテー  
 15 ブルCの縦方向を規定するものとする。

この結果をインタリーブ・パターン・テーブルC680に対して  
 横方向に書き込むことで、インタリーブ・パターン・テーブルC6  
 80を生成する。

20 インタリーブする際は、テーブルCを縦方向に順番に読み出  
 し、それを参照して入力系列のインタリーブを行う(図13  
 の②)。これは、インタリーブ・パターン・テーブルC680に記  
 憶されている順番にしたがって、系列内のビットの順番の入れ替え  
 を行う。

25 なお、読み出し方向は必ずしも下向きである必要はない。また、  
 書き込み方向は必ずしも右方向である必要が無い。例えば、読み出  
 し方向を上向きというように図とは逆方向にすることも可能である。

また、図13において、テーブルAがテーブルCの書き込み方向、  
 またはテーブルBがテーブルCの書き込み方向の垂直方向を規定し  
 ているとしたが、テーブルAとBの関係は入れ替えることができ、

インタリーブ・パターン・テーブルAおよびBは同一のパターンであっても、異なるパターンであっても構わない。

テーブルAとテーブルBが同一の場合、どちらか一方のテーブルのみ用いることも可能である。たとえば、 $A=B$ の場合、

$$5 \quad C[i] = A[i \% LA] + LA \times A[i / LA]$$

もしくは

$$C[i] = B[i \% LB] + LB \times B[i / LB]$$

と記述することも可能である。これらのことは、以下、図13から図21まで同様である。

- 10 図14は、図13の例と同様の結果が得られる別の演算を示している。図14で行われているインタリーブ・パターンC680の作成は、

$$C[i] = LA \times B[i \% LB] + A[i / LB]$$

- 15 であり(図14の①)、図13と異なる。但し、テーブルAがテーブルCの横方向のパターンを規定し、テーブルBがテーブルCの縦方向を規定するものとする。この結果をテーブルCに対して縦方向に書き込む。

- 20 なお、インタリーブ・パターン・テーブルAとBは入れ替わってもよい。また、テーブルAおよびBは同一のパターンであっても、異なるパターンであっても構わない。テーブルAとBが同一の場合、テーブルはAもしくはBのどちらか一方のみでも構わない。

インタリーブングする際は、テーブルCを同(縦)方向に順番に読み出し、それを参照して入力系列のインタリーブングを行う(図14の②)。

- 25 このように、インタリーブ・パターン・テーブルC680の生成する演算は任意に変化させることが可能である。また、読み出し方向と書き込み方向は必ずしも同一方向である必要が無く、図14に示された方向である必要も無い。テーブルの書き込み方向、読み出し方向も自由に設定することが可能である。

図 15 は、図 13 および図 14 に示したような 16 ビット・インタリーブではなく、15 ビット・インタリーブを行う例である

図 15 において、 $L = 15$  ビットのインタリーブを行う際、 $LA = 4$  ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブル A と  $LB = 4$  ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブル B を用いて、 $L$  ( $\leq LA \times LB$ ) ビットのインタリーブ・パターンを記述したインタリーブ・パターン・テーブル C700 を作成する (図 15 の①)。このインタリーブ・パターン・テーブル C700 の作成方法は、図 13 と同様、

$$C[i] = A[i \% LA] + LA \times B[i / LA]$$

となる ( $LA = 4$ )。但し、テーブル A がテーブル C の横方向のパターンを規定し、テーブル B がテーブル C の縦方向を規定するものとする。

この結果は、テーブル C に対して横方向に書き込むわけだが、テーブル C は 16 ビットのインタリーブ・パターンを記述しているので、15 ビットのインタリーブ・パターンを記述する際は、テーブル C を縦方向に順番に読み出し、15 以上の数を読み込んだ場合はそれを破棄することで、15 ビットのインタリーブ・パターンを行う (図 15 の②)。

図 15 のように、テーブル C を読み込むときに 15 以上の数を読み飛ばすことにより、15 ビットのインタリーブ・パターンを行うことができるが、テーブル C に対して書き込みをする際に 15 以上の書き込みを禁止にすることにより、15 ビットのインタリーブ・パターンを記述したテーブル C を作成し、これをもとにインタリーブ・パターンを行うことも可能である。すなわち、図 15 において、4 ビットのインタリーブ・パターンを記憶したテーブル A と 4 ビットのインタリーブ・パターンを記憶したテーブル B を用いて、15 ( $< 4 \times 4$ ) ビットのインタリーブ・パターン・テーブル C を作成する場合、14 ( $= 15 - 1$ ) 以上の数を書き込まないことにより、15 ビッ

トのインタリーブ・パターン・テーブルを作成することが可能である。

第7の実施の形態においては、例えば、一つのインタリーブ・パターン・テーブル（ $A=B$ の場合）、もしくは二つのインタリーブ・パターン・テーブルから、よりインタリーブ長の大い  
5 インタリーブ・パターン・テーブルを作成している。これにより、あるインタリーブ長のパターンをより小さいインタリーブ長のパターンの複数の組み合わせで表わすことができ、固定長パターンのメモリ量を削減できる。

10    たとえば、1000ビット分のインタリーブ・パターン・テーブルは、従来では1000ビット分のインタリーブ・パターン・テーブルのためのメモリが必要だが、実施の形態7においては、1000  
0ビット・インタリーブ・パターン・テーブルを20ビット・インタリーブ・パターン・テーブル×50ビット・インタリーブ・パ  
15    ターン・テーブルで表現することで、70（ $=20+50$ ）ビット分のメモリに削減することができる。

また、900ビット・インタリーブ・パターン・テーブルを20  
ビット・インタリーブ・パターン・テーブル×50ビット・インタ  
リーブ・パターン・テーブルで表現することで、固定長のインタ  
20    リーブ・パターン・テーブルを増加させずに、1000ビットと900  
00ビットのインタリーブ長を行うことができ、そのインタリーブ長に対応したインタリーブ長を行うことが可能である。

次に第8の実施の形態を説明する。

本発明の第8の実施の形態は、図13～図15に示した第7の実  
25    施の形態と同様のインタリーブ結果と同様の結果が得られるが、インタリーブ・パターン・テーブルCは作成せず、直接テーブルAとテーブルBから演算して、インタリーブ先を求め、これによりインタリーブ長を行うものである。第8の実施の形態を図16および図17に示す。



図 1 6 においては、図 1 3 の例と同様の結果が得られる 1 6 ビット系列の例を示している。

図示されているように、図 1 3 のようなインタリーブ・パターン・テーブル C は作成していない。4 ビットのインタリーブ・パターンを記憶したテーブル A と 4 ビットのインタリーブ・パターンを記憶したテーブル B を用いて、系列内のビットの入れ替え先を計算し（図 1 6 の①）、その結果をもとに、インタリーブ・ビングを行う（図 1 6 の②）。

この直接テーブル A とテーブル B から系列内の 1 番目の要素に対するインタリーブ・ビング先 j 番目を計算するための式は、図 1 4 における式と同様の

$$C[i] = 4B[i \% 4] + A[i / 4]$$

である。

なお、テーブル A と B は入れ替わってもよい。また、インタリーブ・パターン・テーブル A および B は同一のパターンであっても異なるパターンであっても構わない。テーブル A と B が同一の場合、テーブルは A もしくは B のどちらか一方のみでも構わない。つまり、

$$\begin{aligned} j &= 4A[i \% 4] + A[i / 4] \\ &= 4B[i \% 4] + B[i / 4] \end{aligned}$$

でよい。

図 1 7 においては、インタリーブを指定するのに、インタリーブ・パターン・テーブル A、B を用意する代わりに、インタリーブ・パターン方程式（7 1 0、7 2 0）を用いている。そして、このインタリーブ・パターン方程式を、インタリーブ・ビングを行うときに演算する（図 1 7 の①）ことにより、インタリーブを行う（図 1 7 の②）。

4 ビットのインタリーブ・パターンを記述した方程式 a 7 1 0 と方程式 b 7 2 0 は、

$$j a = 2 (i a \% 2) + (i a / 2) = f a (i a)$$

ただし、 $0 \leq i a \leq 4 j b$

$$= 2 (i b \% 2) + (i b / 2)$$

$$= f b (i b)$$

5                   ただし、 $0 \leq i b \leq 4$ である。

この4ビットのインタリーブ・パターンを記述した方程式aと方程式bとの双方を順次用いることにより、16ビット系列内のi番目の要素に対するインタリーブ先j番目を計算する。それは、結局、

$$10 \quad j = 4 f a (i \% 4) + f b (i / 4)$$

$$= 8 ((i \% 4) \% 2) + 4 ((i \% 4) / 2)$$

$$+ 2 ((i / 4) \% 2) + ((i / 4) / 2)$$

を計算して、インタリーブを行うことと同じである。

15           なお、方程式aとbは入れ替わってもよい。インタリーブ・パターン方程式aおよびbは同一の式であっても異なる式であっても構わない。方程式aとbが同一の場合、方程式aもしくはbのどちらか一方のみを用いてもよい。

20           図17に示されているインタリーブにおいて、用意されている4ビットの式から16ビットのインタリーブを計算し、その計算結果をまずテーブルに書き込み、インタリーブ・パターン・テーブルを作成してからインタリーブを行うことも可能である。これは、第7の実施の形態において、インタリーブをテーブルで規定せず、式により規定したことと同じである。

25           第8の実施の形態においては、一つのインタリーブ・パターン・テーブル(A=Bの場合)、もしくは二つのインタリーブ・パターン・テーブルから、大きいインタリーブを行っているが、別のインタリーブ・パターン・テーブルを生成する必要がないという特徴がある。

また、一つのインタリーブ・パターン方程式(a=bの場合)も

しくは二つのインタリーブ・パターン方程式から、よりインタリーブ  
 ビング長の大きいインタリーブ・パターン・テーブルを生成する必要があるが、別のイ  
 ンタリーブ・パターン・テーブルを生成する必要はない。ただし、  
 インタリーブ・パターン・テーブルを生成することも可能である。

5      次に、第9の実施の形態を説明する。

第9の実施の形態は、第7の実施の形態または第8の実施の形態  
 で示される処理を複数回繰り返して用いている例である。第9の実  
 施の形態を図18～図22を用いて説明する。

図18は、第7の実施の形態である図13で示される処理を複数  
 10    回繰り返して用いて、2つの2ビットのインタリーブ・パターン・  
 テーブルA、Bおよび4ビットのインタリーブ・パターン・テーブ  
 ルCから16ビットのインタリーブ・パターン・テーブルを生成す  
 る例である。

図18において、 $L = 16$ ビットのインタリーブ・パターン・  
 15    まず、 $LA = 2$ ビットのインタリーブ・パターンを記憶したテー  
 ブルAと、 $LB = 2$ ビットのインタリーブ・パターンを記憶したテー  
 ブルBを用いて、 $LC = 4 \leq LA \times LB$ ビットのインタリーブ・パ  
 ターン・テーブルD730を生成する(図18の①)。

インタリーブ・パターン・テーブルD730を生成するための演  
 20    算は、例えば、

$$D[i] = 2A[i \% 2] + B[i / 2]$$

(テーブルAがテーブルDの書き込み方向、またテーブルBがテー  
 ブルDの書き込み方向の垂直方向を規定している場合)  
 で行うことができる。

25    次に、作成したテーブルDと $LD = 4$ ビットのインタリーブ・パ  
 ターンを記憶したテーブルCを参照することにより、 $LE = 16 \leq$   
 $LC \times LD$ ビットのインタリーブ・パターン・テーブルE740を  
 生成する(図18の②)。

インタリーブ・パターン・テーブルE740を生成するための演

算は、例えば、

$$E[i] = 4D[i \% 4] + C[i / 2]$$

(テーブルDがテーブルEの書き込み方向、またテーブルCがテーブルEの書き込み方向の垂直方向を規定している場合)

5 で行うことができる。

このようにして生成したインタリーブ・パターン・テーブルEを参照することにより、16ビット系列のインタリーブ処理を行う(図18の③)。

10 なお、テーブルAとBは入れ替わってもよい。インタリーブ・パターン・テーブルA、B、Cは同一のパターンであっても異なるパターンであっても構わない。同一パターンの場合、どちらか一方のテーブルのみ用いてもよい。テーブルAとBが同一の場合、

$$\begin{aligned} C[i] &= A[i \% 4] + 4A[i / 4] \\ &= B[i \% 4] + 4B[i / 4] \end{aligned}$$

15 となる。また、読み出し方向と書き込み方向は必ずしも同一方向である必要が無い。図に示された方向である必要も無い。

図19は、第8の実施の形態である図16に示した処理を複数回繰り返して組み合わせ、2つの2ビットのインタリーブ・パターン・テーブルA、Bおよび4ビットのインタリーブ・パターン・テ

20 ーブルCを用いて、16ビットのインタリーブ処理を行う例である。

図19において、まず、4ビットの $i d$  ( $0 \leq i d < 4$ ) 番目のビットの入れ替え先 $j d$ 番目を、テーブルAとBを参照して計算する(図15の①)。この演算は、例えば、

$$j d = 2A[i d \% 2] + B[i d / 2]$$

25 (テーブルAがテーブルCの書き込み方向、またテーブルBがテーブルCの書き込み方向の垂直方向を規定している場合)である。

次に、入力系列16ビット750の $i$  ( $0 \leq i < 16$ ) 番目のビットの入れ替え先 $j$ 番目を、上述の演算結果とインタリーブ・パターン・テーブルCを参照して計算する(図19の②)。この演算

は、例えば、

$$j = 4 \times j_d + C[i/4]$$

(ただし、 $j_d$ は $i_d = i \% 4$ の移動先)

で行う。

- 5 最終的にこの計算結果に基づき、16ビット系列内のビットの順番を入れ替えることで、インタリーブを行う(図19の③)。

なお、テーブルAとBは入れ替わってもよい。インタリーブ・パターン・テーブルA、B、Cは、同一のパターンであっても異なるパターンであっても構わない。同一パターンの場合、どちらか一方  
10 のテーブルのみ用いてもよい。テーブルAとBが同一の場合、

$$\begin{aligned} C[i] &= A[i \% 4] + 4A[i/4] \\ &= B[i \% 4] + 4B[i/4] \end{aligned}$$

である。

- また、計算結果をテーブルに記憶することで、インタリーブ・パ  
15 ターン・テーブルも作成することができる。

図20は、方程式でインタリーブを規定している第8の実施の形態の図17の処理を繰り返した例である。

- 図20において、まず、2ビットのインタリーブ・パターンを記述した方程式a( $j_a = i_a$ )と方程式b( $j_b = i_b$ )から4  
20 ビットのインタリーブ・パターンを記述するための方程式d、すなわち

$$j_d = 2(i_d \% 2) + (i_d / 2)$$

を作成する(図20の①)。

- 次に、方程式dと4ビットのインタリーブ方程式eから、1  
25 6ビットのインタリーブ方程式e、すなわち

$$\begin{aligned} j_e &= 8((i_e \% 4) \% 2) + 4((i_e \% 4) / 2) \\ &\quad + 2((i_e / 4) \% 2) + ((i_e / 4) / 2) \end{aligned}$$

により計算する(図20の②)。この計算した方程式eを用いてインタリーブを行う(図20の③)。

このとき、計算結果をまずインタリーブ・パターン・テーブルに書き込み、テーブルを作成してからインタリービングを行うことも可能である。

5 図21は、方程式とテーブルでインタリーブを規定して、それを基にインタリーブ・パターン・テーブルを作成して、インタリービングを行う例を示している。

図21において、2ビットのインタリーブ・パターンを記述した方程式aと2ビットのインタリーブ・パターン・テーブルBから4ビットのインタリービング方程式d、すなわち、

$$10 \quad j d = 2 (i d \% 2) + (i d / 2)$$

を作成する(図21の①)。

次に、方程式dと4ビットのインタリーブ・パターン・テーブルCから、

$$15 \quad E[i] = 4 (2 (i \% 4) \% 2) + ((i \% 4) / 2) + B[i / 4]$$

により、16ビットのインタリーブ・パターン・テーブルE760を作成する(図21の②)。そして、テーブルE760を参照してインタリービングを行う(図21の③)。

20 図22は、図13の変形であるが、複数の4ビットのテーブルから16ビットのテーブルを作成する例を示している。

図22において、16ビットのインタリーブ・パターン・テーブルC770を作成する場合、複数の4ビットのテーブルA0からA3と4ビットのテーブルBとを用いて、

$$25 \quad C[i] = A[i / 4][i \% 4] + 4 B[i / 4]$$

(テーブルA0～A3がテーブルCの書き込み方向、またテーブルBがテーブルCの書き込み方向の垂直方向を規定している場合)によりテーブルC770を作成し(図22の①)、テーブルCを参照することによりインタリービングを行う(図22の②)。

なお、テーブルA0～A3とBは入れ替わってもよい。インタ

リープ・パターン・テーブルA 0～A 3およびBは同一のパターンであっても異なるパターンであっても構わない。読み出し方向は必ずしも下向きである必要はない。また、書き込み方向も必ずしも右方向である必要が無い。

5 次に、第10の実施の形態について説明する。

第10の実施の形態は、インタリーブ・パターン記述言語によって定義されたインタリーブが与えられた場合、その言語を認識して、上述の第7～9の実施の形態等のインタリーブを用いることにより、  
10 インタリーブ・パターンを作成したり、インタリーブングを行うものである。

図23～図26は、インタリーブ・パターン記述言語の定義について説明する図である。図27～図31は、図23～図26で定義されたインタリーブ・パターン記述言語によってかけられた式が与えられた場合、その言語を認識し、上述の第7～9の実施の形態い  
15 ずれかまたは組み合わせ等を用いて、インタリーブ・パターンを作成し、インタリーブングを行う例である。図32はインタリーブ・パターンの自動作成を行うことを説明する図である。図33は、インタリーブ・パターンの決定を行うフローを説明するフローチャートである。

20 まず、図23～図26を用いて、インタリーブ・パターン記述言語について説明する。

図23は、インタリーブ・パターン記述言語の定義1： $L[N \times M]$ を説明している。 $L[N \times M]$ と記載されている場合は、 $N \times M$ ブロック・インタリーブを意味する。このインタリーブは、  
25 ビットの系列を $N \times M$ のブロック・インタリーブでインタリーブングを行うことを意味している。例として、 $L[N \times M]$ のブロック・インタリーブにより、 $L$ ビットの系列がインタリーブされている様子が示されている。

図24は、定義2： $R\{A\}$ を説明している。 $R\{A\}$ と記載さ

れている場合は、Aビットを逆順に並び替えることを意味している。  
例として、R(6)により、6ビットの系列が逆順に並び替えられていることが示されている。

5 図25は、定義3： $L[N1 \times M1, N2 \times M2, \dots]$ を説明している。 $L[N1 \times M1, N2 \times M2, \dots]$ と記述されているときは、複数の系列(各系列はLビット)をそれぞれ対応するインターリーブでインターリーピングを行うことを意味する。例として、6  
[3×2, 2×3]と記述されている場合、2つの6ビットの系列がそれぞれインターリーピングされている様子が示されている。

10 図26は、定義4： $L[N1[N2 \times M2] \times M1]$ を説明している。

L[N1[N2×M2]×M1]と記述されていると、Lビットの系列をN1×M1ブロック・インターリーブでインターリーピングを行った後、M1個ある縦配列(N1ビット)のそれぞれをN2×M  
15 2インターリーブでインターリーピングを行うことを意味する。

また、 $L[N1 \times M1[N2 \times M2]]$ と記述されている場合は、LビットをN1×M1ブロック・インターリーブでインターリーピングを行った後、N1個ある横配列(M1ビット)のそれぞれをN2×M  
20 2ブロック・インターリーブでインターリーピングを行うことを意味する。

例として、16[4[2×2]×4]と記述されている場合が示されている。このように記述されている場合は、図示のように、1  
6ビットの系列780が、4×4のブロック・インターリーブA79  
0に書き込まれ、その縦配列が読み出されて、それぞれ4つの2×  
25 2のインターリーブB～Eにより、インターリーピングされていることを意味している。インターリーブF800は、インターリーブB～Eの結果をまとめるために用いられているものである。

上述において説明したインターリーピング記述言語は、インターリーブ・パターンを生成するために、また、インターリーブ・パターンを



参照して入力系列のインタリーブを行うために、用いることができる。

図 27～図 31 を用いて、上述したインタリーブ・パターン記述言語で表されたものがどの様に実現されているのかを説明する。

- 5 図 27 は、インタリーブ・パターン記述言語により、 $16 [4 [2 \times 2] \times 4 [2 \times 2]]$  と表されたインタリーブ・パターンの作成要求を、前述したインタリーブ方法により、実現した例を示している。

- 10  $16 [4 [2 \times 2] \times 4 [2 \times 2]]$  で記述されているインタリーブ・パターンの意味は、以下の通りである。

(a) 1 段目のインタリーブは  $4 \times 4$  ブロックインタリーブで 16 ビットのインタリーブを行う。

(b) 1 段目のインタリーブの各横配列 (4 ビット) は  $2 \times 2$  インタリーブでインタリーブされる。

- 15 (c) 1 段目のインタリーブの各縦配列 (4 ビット) は  $2 \times 2$  インタリーブでインタリーブされる。

これを、どの様にして実現しているかを図 27 は説明している。

図 27 において、入力された 16 ビット系列 810 は、 $4 \times 4$  のブロック・インタリーブ A820 に書き込まれる (図 27 の①)。

- 20 次に、インタリーブ A820 から横方向に読み出されて、それぞれ  $2 \times 2$  のインタリーブ B～E によりインタリーブされる (図 27 の②)。これを、インタリーブ F830 に書き込み (図 27 の③)、今度は縦方向に読み出して、それぞれ  $2 \times 2$  のインタリーブ G～J によりインタリーブされる (図 27 の④)。

- 25 その結果をテーブル 840 に書き込む (図 27 の⑤) ことで、記述されたインタリーブ・パターンを作成することができる。

図 24 は、インタリーブ・パターン記述言語により、図 23 のときと同様の  $16 [4 [2 \times 2] \times 4 [2 \times 2]]$  と表されたインタリーブ処理要求を、前述したインタリーブ方法により、実現した例

を示している。

図 28 において、図 28 の①から⑤の処理により記述されたインタリーブ・パターンを作成するまでは、図 27 の①から⑤の処理と同様であるので説明は省略する。この後に、作成されたインタリーブ・パターン・テーブル 850 を参照することにより、インターリーブングを行う（図 28 の⑥）ことで、記述されたインタリーブングを行うことができる。

図 29 および図 30 は、上述したインタリーブ・パターン記述言語によってかかれた式が与えられた場合、その言語を認識し、第 7 ～ 9 の実施の形態またはそれらの組み合わせ等を用いて、インタリーブ・パターンを作成し、インターリーブングを行った例である。

図 29 は、 $16[4[2 \times 2] \times 4[2 \times 2]]$  と記述されたインタリーブ・パターンの作成要求（もしくはインタリーブ処理要求）を、例えば、上述の 13 で説明したインターリーブング処理を繰り返して用いて行うことを示している。

図 29 では、インタリーブ・パターン記述言語で表されたインタリーブ・パターンを実現するために、まず、インタリーブ・パターン・テーブル A ～ D を用いて、インタリーブ・パターン・テーブル E および F を作成する（図 25 の 1 および 2）。次に、インタリーブ・パターン・テーブル E および F を用いて演算することにより、インタリーブ・パターン・テーブル G 860 を作成する（図 29 の③）。要求がインターリーブングを行うことである場合は、このインタリーブ・パターン・テーブル G を用いてインターリーブングを行う（図 29 の④）。

図 30 は、同じく  $16[4[2 \times 2] \times 4[2 \times 2]]$  と記述されたインタリーブ・パターンの作成要求（もしくはインタリーブ処理要求）を、例えば、上述の図 17 で説明した処理を繰り返すことで実現していることを示している。

図 30 において、2 ビットのインタリーブ・パターン方程式 a ～

- dにより、4ビットのインタリーブ・パターン方程式e、fを作成する（図30の①、②）。次に4ビットのインタリーブ・パターン方程式e、fから16ビットのインタリーブ・パターン方程式gを作成し（図30の③、④）、これを用いて、インタリーブングを行う（図30の⑤）。

生成されたインタリーブ・パターンは、一度記憶すれば、次回もしくは別のインタリーブにおいて、もう一度作り直す必要が無く、インタリーブ・テーブルを読み込むだけで同じインタリーブング処理を行うことができる。

- 10 これを説明するのが図31に示した例である。

図31では、同じく16[4[2×2]×4[2×2]]と記述されたインタリーブ処理要求を行う場合で、例えば、すでに4[2×2]という4ビットのインタリーブ・パターンがすでに保持されていることが前提である。

- 15 例えば、図31においては、図29と同様の実現方法をとるとする。このとき、すでに4[2×2]というインタリーブ・パターンをシステムが、すでにインタリーブ・パターン・テーブルAおよびBという形態で保持している。このため、4[2×2]に対応する処理（図29の①および②）を行わずに、保持しているインタリーブ・パターンを参照してインタリーブ・パターンを作成し（図31の①）、作成したインタリーブ・パターン・テーブルCを参照して
- 20 インタリーブングを行う（図31の②）。

このようにして、保持されている4[2×2]のインタリーブ・パターンから16[4[2×2]×4[2×2]]を生成することができる。

- 25 図27～図31で示したインタリーブ・パターン記述言語で表されたインタリーブ・パターンの実現方法は、これに限るものではなく、例えば、これらの処理は組み合わせて行うことも可能である。従って、インタリーブ・パターンは、インタリーブ・パターン・テーブルやインタリーブ・パターン方程式等はどちらを用いてもよ

い。

さて、上述のインタリーブ・パターンの生成方法について図 3 2 に示すフローチャートを用いて説明する。

- 図 3 2 において、インタリーブ・ビン長  $L$  ビットが与えられたとき、
- 5 まず一段目 ( $L \leq N1 \times M1$ ) のインタリーブ・パターンを決定する (S 1 0 2)。次に、一段目のインタリーブの縦および横にそれぞれ対応する複数の二段目のインタリーブのインタリーブ・パターンを決定する (S 1 0 4)。それぞれの二段目のインタリーブに対応する三段目のインタリーブのインタリーブ・パターンを同様に決定する (S 1 0 6)。この処理を任意の段もしくはインタリーブ・ビン
- 10 ができなくなるまで繰り返し (S 1 0 8)、インタリーブ・パターン (インタリーブ・パターン記述言語で記述されていてもよい) を生成する (S 1 1 0)。

- 各段のインタリーブのインタリーブ・パターンの決定法は、因数
- 15 分解による方法、リストを参照して決定する方法、各段のインタリーブ・ビン長  $L$  の大きさを平方してそれに近い実数に決定する方法、また、それぞれの方法において各段の  $N \times M$  インタリーブの  $N$  または  $M$  の値に奇数または素数を選ぶ方法などを用いることができる。

- なお、この方法をマルチステージ・インタリーブ・ビン法と称する。
- 20 上述により生成したインタリーブ・パターンから使用に適したものを選別するフローチャートを示したのが図 3 3 である。

- 図 3 3 において、図 3 2 で説明したように、インタリーブ・ビン長  $L$  に対応するインタリーブ・パターンを生成し (S 2 0 4)、生成されたインタリーブ・パターンを検査する (S 2 0 6)。

- 25 検査に不合格であれば、図 3 2 に示した各段のインタリーブのパターンの一部もしくは全てを変更し、インタリーブ・パターンを再生成して、新たなインタリーブ・パターンを生成する (S 2 0 4)。

検査に合格するまでこれを繰り返し、最終的に生成するインタリーブ・パターンを決定する。

検査の項目としては、バースト誤り耐性の強さ、インタリーブされたビットのランダム性の強さなどである。特にターボ符号インタリーブとして使用することを前提とする場合は、符号重みの検査、トレリス終端を前提とした符号重みの検査などが挙げられる。

- 5 上述の説明においては、シンボルやユニット単位等、インタリーブングされるどのような単位にも適用されることが当然である。また、インタリーブング対象の系列の長さは時間ごとに変化する場合もある。

- 10 第7～10の実施の形態で説明した本発明のインタリーブ・パターン生成法によれば、メモリ量の使用を抑えることができるとともに、インタリーブ・パターンを保持していないインタリーブング長に対しても、柔軟に対応することができる。すなわち、この方法を使用しなければ、1000ビットのインタリーブングを行う場合、1000ビットそれぞれのビットの入れ替え方を記述したテーブル
- 15 が必要であり、インタリーブ長（順番の入れ替え対象となるビット、シンボル等の単位の総数）が大きくなると、インタリーブ・パターン・テーブルを格納するためのメモリ量が増大してしまう。また、インタリーブング長が変化した場合、変化しただけの種類のインタリーブ長に対応する複数のインタリーブ・パターンをあらかじめ用意している必要がある。そのため、インタリーブ長の種類が多くなると、それぞれのインタリーブ長のインタリーブ・パターン・テーブルを格納するメモリ量が増大してしまう。例えば、インタリーブ
- 20 ング長が10ビット、100ビット、1000ビット、10000ビットと変化するインタリーブにおいては、インタリーブ・パターンを記憶するのに合計  $10 \left( \left[ \log (10 - 1) \right] + 1 \right) + 100 \left( \left[ \log (100 - 1) \right] + 1 \right) + 1000 \left( \left[ \log (1000 - 1) \right] + 1 \right) + 10000 \left( \left[ \log (10000 - 1) \right] + 1 \right)$  ビット分のメモリが必要となる（ただし、 $\left[ \log X \right]$  は、 $X$  の2の対数を取り、小数部分を切り捨てることを意味し、
- 25

$\lceil \log(X-1) \rceil + 1$ により、整数 $X$ を2進数で表したときの桁数を表している)。本発明では、このような問題点が発生しない。

また、インタリーブ・パターン記述言語を用いてインタリーブ・パターンを記述して、この様に記述されたインタリーブ・パターンを生成することができる。

この生成されたインタリーブ・パターンは、その特性を調べることとも可能で、特性が悪いと判断されたインタリーブ・パターンは特性のよいインタリーブ・パターンに自動的に再生成されるシステムを付加することが可能である。

次に、本発明における第3の目的を達成するための手段についての実施の形態を説明する。以下では、ターボ符号化器、移動通信等における送受信機の伝送系等に適したインタリーブ方法について説明する。実施の形態を説明するにあたり、ターボ符号化器及び移動通信等における送受信機の構成について説明する。

図34は、ターボ符号化器の構成例を示す図である。ターボ符号化器は、再帰的組織畳み込み符号化器(RSC)(図34(b)参照)を用いて構成されている。図34(a)に示されている例のように、ターボ符号化器入力 $d$ に対して、出力 $X_1 \sim X_3$ を出力しているが、冗長ビット $X_1$ と $X_2$ との相関性を少なくするために、再帰的組織畳み込み符号化器(RSC)13の前にインタリーブ11を挿入している。また、図には示されていないが、ターボ復号器は2つのデコーダ、インタリーブ、インタリーブの逆の処理を行うデインタリーブから構成されている。

図35は、移動通信におけるCDMA方式の送受信機等の構成の一部を示す図である。送信側では、チャネル・エンコーダ21でチャネル符号化を行った後、チャネル・インタリーブ22においてインタリーブ・ビンクを行い、SS送信機23で、変調した信号にパイロット・シンボルを時分割多重して、拡散変調を行う。受信側では、RAKE受信機25において、逆拡散を行った後に、パイロット・

シンボルを用いたRAKE合成を行い、チャネル・デインタリーバ  
26においてデインタリービングを行い、チャネル・デコーダ27  
において復号を行う。伝送系に上記ターボ符号を適用する場合に、  
チャネル・エンコーダ21にターボ符号化器、チャネル・デコーダ  
5 27にターボ復号化器が使用される。

これらの装置において用いられているインタリーバのテーブルは、  
例えば、図12において説明したものが使用できる。

ここで、チャネル・デインタリーバ26等で処理が行われている  
デインタリービングの例について図36および図37を用いて説明  
10 する。

図36の(a)はテーブルA( $LA=3$ ビット)及びテーブルB  
を用いて12ビットの系列をインタリービングする例を示している。  
インタリーブ・パターン・テーブルの $C[i]$ (ビット列Cの*i*番  
目)を作成するための演算は、

15 
$$C[i] = LB \times A[i \% LA] + B[i / LA]$$

であり、 $LA=3$ 、 $LB=4$ である。また、テーブルAがテーブル  
Cの縦方向のパターンを規定し、テーブルBがテーブルCの横方向  
を規定する。この演算によりインタリーブ・パターン・テーブルC  
を生成し、入力に対してインタリーブ・パターン・テーブルCを参  
照して出力が得られる。  
20

図36の(b)が、上記の逆の処理であるデインタリーブを示す  
図である。デインタリーブのためのデインタリーブ・パターン・  
テーブルC870の生成は、上記のテーブルAとテーブルBを入れ  
替えて、同様の演算を行うことにより行われる。ここで、入力が、  
25 上記の0、8、4、2、・・・7であるとする、出力は上記の入  
力である0、1、2、・・・11となる。

図37の(a)は、 $LA \times LB > L$ の場合の例であり、図37の  
(b)はそのデインタリーブを示す図である。テーブル生成までの  
処理は図36と同様であるが、図37の(a)においてはL以上の

値を読み出さないか、L以上の値をテーブル生成時に書き込まない。

図37の(b)における演算式は次のようになる、

$$C[i] = LB \times A[i \% LA] + B[i / LA] - \alpha$$

但し、 $\alpha$ は以下の規則に従う(C言語による表記である)。

```

5       $\alpha = 0$ 
      for(j=0, J<(LA * LB-L), J++) {
          if C[i]>=LB×A[(L-1-j)%LA]
              +B[(L-1-j)/LA]
           $\alpha++$ ;
10     }

```

以上説明したデインタリーブの方法は、前述したインタリーブに関して適用でき、以下で説明するインタリーブに関しても適用できる。

次に、第11の実施の形態について説明する。

15 なお、以下、インタリーブ・パターンを記述するための表記は、図23～図25において説明したものを使用する。

以下、図38～図45を用いて、ターボ符号に適するインタリーブ・パターンの生成方法について説明する。

20 図38は、Lビットのインタリーブ長を有するターボ符号に適したインタリーブ・パターンの作成方法を説明するフローチャートである。

図38における第1段階(S302)から高次段階(S306)において、図39で詳細に説明しているような決定過程により、Lビットのインタリーブ長を有するターボ符号に対するインタリーブ・パターンを決定している。各決定過程のブランチにおける処理が  
25 すべて終了することによりインタリーブ・パターンが決定されると、決定された最終結果により、インタリーブ・パターンを作成する(S308)。そして、作成したインタリーブ・パターンをチェックして、Lビットのインタリーブ長を有するターボ符号に適したイ



インタリーブ・パターンを得ることができる。

さて、まずインタリーブ・パターンの決定過程を説明する。図 39 はインタリーブ・パターンの決定過程の詳細を示す図である。図 40 は、インタリーブ・パターンの決定過程に使用する、予め定めたインタリーブ・パターン (PIP) のリストを示すテーブルである。図 40 に示されている予め定めたインタリーブ・パターン・リストは、ターボ符号化に適していることが分かっているインタリーブ・パターンのリストである。

図 38 の第 1 段階 (S 302) において、 $L \leq N^1 \times M^1$  (上付き数字は段階を示す) の行と列として表されるインタリーブ・パターンを決定する必要があるが、この第 1 の実施の形態においては、 $N^1$  は 7 に固定している。そのため、 $M^1$  は、 $L$  を 7 で割り、その値が整数となる場合はその値、それ以外の場合はその値より大きい最小の整数とする。なお、 $N^1$  に対する予め定めたインタリーブ・パターン (PIP) として、図 40 の T7 として示されているように、 $R \{7 [3 \times 3 [2 \times 2]]\}$  と定めておく。

第 1 段階におけるインタリーブ・パターンの行と列を決定するためには、7 つの行 ( $M_{r^1} \sim M_{r^7}$ ) をそれぞれ行と列として表す必要がある。このため、第 2 段階において、それぞれの行に対応した 7 つのブランチにおいて、また行と列を決定する必要がある (図 39 参照)。この行と列を決定するためには、図 38 の第 2 段階 (S 304) に示されているように、列の数  $M_{r^2}$  ( $Y = 1, 2, \dots, 7$ ) はそれぞれ、図 39 の PIP のリスト中に示されている、7、13、17、29、37、43、59 ( $L > 3000$  ビット) か、5、7、11、13、17、37、43 ( $3000 > L \geq 301$  ビット) の数から選択する。行の数  $N_{r^2}$  は、選択された  $M_{r^2}$  で  $M^1$  を割り、得られた値が整数ならその値、それ以外の場合はその値より大きい最小の整数である。この  $N_{r^2}$  に対応する IP が図 40 のテーブル中に定義されている場合は、このブランチに対する演算

は終了する。定義されていない場合は、次の段階（S 3 0 6）へ移行する。

次の処理（S 3 0 6）では、定義されていない行に対して、また行と列を決定する処理が決定されるまで行われる。この処理（S 3 0 6）では、図 3 9 に示すように、各ブランチにおいて次のように行われる。列の数  $M_{Y^Z}$  ( $Z \geq 3$ ) は、前段の定義されていなかった行の数  $N_{Y^{(Z-1)}}$  の平方根の値以下の最も大きい図 4 0 の P I P (4 と 6 以外) にある数とする。4 と 6 を除外するのは、ターボ符号には列の数が奇数、もしくは、大きな値としたほうがよいことが経験的に知られているからである。行の数  $N_{Y^Z}$  は、前段の行の数  $N_{Y^{(Z-1)}}$  を上述で定めた  $M_{Y^Z}$  で割り、得られた値が整数ならその値、それ以外の場合はその値より大きい最小の整数である。この行の数  $N_{Y^Z}$  に対して、図 4 0 の P I P が定義されている場合、このブランチの処理が終了する。この処理を各段階の各ブランチがすべて終了するまで行われる。

なお、図 4 0 に示したインタリーブ・パターン以外に、処理を早く終了するために、他の数に対応するインタリーブ・パターンを定義しておくこともできる。ただし、この他の数に対応するインタリーブ・パターンは、図 3 8 に示した高次段階による作成法と同様の方法により作成されたものである。図 4 0 に定義されているインタリーブ・パターンが多くなるとそれだけ処理を早く終了することができる。このように図 4 0 に示したインタリーブ・パターンを増加させても、 $M_{Y^Z}$  ( $Z \geq 3$ ) は、図 4 0 に示した 2、3、5、7、8、9、11、13、17、20、29、37、43、47、53、59、61 から選択される。

行と列のインタリーブ・パターンがすべて定義されると、この定義された行と列によるインタリーブから、インタリーブ・パターンを作成する（S 3 0 8）。この処理を図 4 1 ないし図 4 4 を用いて詳しく説明する。

図 4 1 は、インタリーブ・パターンの前述したマルチステージ・  
 インタリーブング法による作成過程の詳細を示す図である。この図  
 からも理解できるように、図 3 8 における各ブランチの処理とは逆  
 に、下位の段階で決定された行および列に対応するインタリーブ・  
 5 パターン (IP) から、上位の行または列に対応するインタリーブ  
 ・パターン (IP) をそれぞれ決定して、最終的に L ビットのイン  
 タリーブ・パターン (IP) を作成することができる。

行および列のインタリーブ・パターン (IP) から、インタリー  
 ブ・パターン (IP) をどのように求めるのかを図 4 2 ないし図 4  
 10 4 を用いて詳しく説明する。図 4 2 は、インタリーブ・パターンの  
 作成過程途中の 1 段を説明する図である。図 4 3 は、図 4 2 の作成  
 過程の具体的な例である。図 4 4 は、インタリーブ・パターンの作  
 成過程の最終段階を説明する図である。

図 4 2 では、下位の処理で決定された列に対する  $N_Y^{(z+1)}$  ビッ  
 15 トのインタリーブ・パターン (IP) および行に対する  $M_Y^{(z+1)}$   
 ビットのインタリーブ・パターン (IP) を用いて、各ブランチご  
 との  $N_Y^z (= N_Y^{(z+1)} \times M_Y^{(z+1)})$  ビットのインタリーブ・  
 パターン (IP) をどのように作成しているかを説明している。

図 4 2 において、列に対する  $N_Y^{(z+1)}$  ビットのインタリーブ・  
 20 パターン (IP) および行に対する  $M_Y^{(z+1)}$  ビットのインタリー  
 ブ・パターン (IP) から演算により、各ブランチごとに、 $N_Y^z$   
 ビットのパターン  $C'[i]$  を作成している。 $C'[i]$  は  $C'$   
 のパターンの  $i$  番目の要素を表している。この演算は、

$$C'[i] = M_Y^{(z+1)} A[i \% N_Y^{(z+1)}] + B[i / N_Y^{(z+1)}]$$

25

である。なお、 $A$  は、列の  $N_Y^{(z+1)}$  に対応するインタリーブ・パ  
 ターン (IP)、行の  $B$  は  $M_Y^{(z+1)}$  に対応するインタリーブ・パ  
 ターン (IP) であり、“ $\%$ ” は剰余演算子で割り算した余りを取  
 り、“ $/$ ” は割り算した結果の整数部を取る (少数部を切り捨て)

ことを意味する。

- この演算で求めたパターンC'を縦 $N_Y^{(z+1)} \times$ 横 $M_Y^{(z+1)}$ の容量を有するメモリに対して縦に書き込み、それを縦に読み出して $N_Y^z$ ビットのインタリーブ・パターンCを得ることができる。そのとき、 $M_Y^z < N_Y^{(z+1)} \times M_Y^{(z+1)}$ の場合は $N_Y^z$ と等しいか大きい数をメモリには書き込まずにおくことで、 $N_Y^{(z+1)} \times M_Y^{(z+1)}$ より少ない場合もインタリーブ・パターンCを得ることができる。これは、書き込みするときには全部書き込み、読み出すときに $N_Y^z$ 以上の値を読み飛ばすことによって同様にインタリーブ・パターンを得ることができる。

この処理について具体的な例を図4-3に示す。図4-3は、4ビット・インタリーブ・パターン(IP)Aと4ビット・インタリーブ・パターン(IP)Bから、 $4 \times 4 = 16$ より少ない15ビットのインタリーブ・パターン(IP)Cを得る例を示している。

- 図4-3において、4ビット・インタリーブ・パターンA = {0、2、1、3}および4ビット・インタリーブ・パターンB = {0、2、1、3}から演算により、16ビットのインタリーブ・パターンC'を得て、 $4 \times 4$ のメモリ中に縦に順次書込む。この演算は、
- $$C'[i] = 4A[i \% 4] + B[i / 4]$$

- である。このとき、演算により得られた値15は、メモリ中には書き込まない。書き込まれたメモリから、同じ方向に順次読み出すことで、15ビットのインタリーブ・パターンCを得ることができる。

- このようにして、図4-1の最終段階から第2段階までの各行と列に対するインタリーブ・パターン(IP)を求め、同様に第1段階の第1行から第7行に対するインタリーブ・パターン(IP)を求めることができる。そして、最終的にこの第1行から第7行のインタリーブ・パターン(IP)からLビットのインタリーブ・パターンを求める。

図4-4は、この第1段階で得られた複数の行からLビットのイン

タリーブ・パターンを作成することを説明するための図である。図 4 4 では、列に対応する N ビットのインタリーブ・パターン (IP) と N 個の各行に対応するインタリーブ・パターン (IP) から L ビットのパターン C を作成している。

- 5 図 4 4 において、演算は、列である N を A とし、各行である M。ないし  $M_{(n-1)}$  をそれぞれ B。ないし  $B_{(n-1)}$  とすると、

$$C[i] = MA[i \% N] + B_{1 \times N}[i / N]$$

- と、図 4 3 における場合とは異なり、B も変化している。これによりメモリに縦に順次書き込み、縦に順次読み出すことで、L ビットの  
10 のインタリーブ・パターン C を作成することができる。  $L < M \times N$  であるときに処理は、図 4 3 における説明と同様である。

- 上述のようにして、L ビット長のインタリーブ・パターンを作成することができる (図 3 8 の S 3 0 8)。図 3 8 において、次に、作成したインタリーブ・パターンをチェックする (S 3 1 0)。そして、チェックした結果、得られたインタリーブ・パターンがリ  
15 ジェクトされると、 $N = 7$  (表記は、 $R(7[3 \times R(3)])$ ) として、再度インタリーブ・パターンを作成し、前のインタリーブ・パターンと比較して、よい方を選択する。

- 図 4 5 を用いて、作成されたインタリーブ・パターンのチェック  
20 を説明する。図 4 5 において、インタリービングする前の L ビットのビット列と、インタリービングした後の L ビットのビット列とを比較して、インタリービングする前のビット列の最終ビットから 30 ビット以内のビットの一部もしくはすべてが、インタリービングした後の最終のビットから 30 ビット以内にインタリービングされ  
25 ると、このインタリービングを行うインタリーブ・パターンはリジェクトされる

この図 3 8 のフローチャートの処理でえられたインタリーブ・パターンは、ターボ符号化に適したものである。本ターボ符号化は拘束長 3 のターボ符号を想定している。つまり図 3 4 で示されるよう

に、遅延素子Dが(16)、(17)のように2つ(拘束長-1)あることを示している。拘束長4のターボ符号を想定した場合、図38の第1段階の $N^1$ は8(PIP表記は $R(8[4[2 \times 2] \times 2])$ )とすることもできる。つまり $M^1 = L/8$ となり、図41の $M^1$ のブランチは7から8に増える。

次に、本発明第12の実施の形態について説明する。

図46～図49を用いて、本発明の第12の実施の形態である伝送路インタリーブに適したインタリーブ・パターンの生成方法について説明する。

図46は、伝送系に適したインタリーブ・パターンの作成を説明するフローチャートである。図46における第1段階(S402)から高次段階(S406)において、図47で詳細に説明しているような決定過程により、Lビットのインタリーブ長を有する伝送路インタリーブに適したインタリーブ・パターンを決定している。各決定過程のブランチにおける処理がすべて終了することによりインタリーブ・パターンが決定されると、決定された最終結果により、インタリーブ・パターンを作成する(S408)。

さて、まずインタリーブ・パターンの決定過程を説明する。図47はインタリーブ・パターンの決定過程の詳細を示す図である。図48は、インタリーブ・パターンの決定過程に使用する、予め定めたインタリーブ・パターン(PIP)のリストを示すテーブルである。図48に定めたインタリーブ・パターンは、伝送系に適していることが分かっているインタリーブ・パターンである。

図46の第1段階(S402)において、 $L = N^1 \times M^1$ (上付き数字は段階を示す)の行と列として表されるインタリーブ・パターンを決定する必要がある。第1段階における列の数である $M^1$ は、1フレームのスロット数(インタリーブ長)にしたがって、16、32、64、128の中から選択する。第1段階の行の数 $N^1$ は、選択した $M^1$ でLを割った結果の値以上の最小の整数とする。

第2段階（S404）においては、 $M^2$  は、図48に示されている予め定めたインタリーブ・パターン（PIP）のリストに対応する数（“13”および“17”を除く）の中から、 $N^1$  を割りきることができる、かつ $N^1$  の平方根以下の値を持つ最大の整数を選択する。ただし、この整数が $\sqrt{N^1} / 4$ （ $N^1 / 4$  の平方根）より小さかったり、割りきれる候補がPIPリスト中になければ、 $N^1$  の平方根以下の値を持つ最大の整数をPIPリスト（“13”および“17”を除く）の中から選択する。“13”および“17”を除く理由は、経験的に伝送に適したインタリーブ・パターンは偶数であるからである。 $N^2$  は、選択された $M^2$  で $N^1$  を割り、その結果の値以上の最小の整数である。第2段階（S404）において、 $N^2$  が図48のPIPのリストに定義されている場合は、インタリーブ・パターンがすべて決定されるので、決定されたインタリーブ・パターンを用いてLビットのインタリーブ・パターンを作成する処理（S408）を行う。PIPのリスト中にない場合は、次の段階（S406）へ行く（図47参照）。

段階（S406）においては、 $M^Z$ （Zは段階の数を示す）は、第2段階と同様に、図48に示されている予め定めたインタリーブ・パターン（PIP）に対応する数（“13”および“17”を除く）の中から、 $N^1$  を割りきることができる、かつ $N^1$  の平方根以下の値を持つ最大の整数を選択する。ただし、この整数が $\sqrt{N^1} / 4$ （ $N^1 / 4$  の平方根）より小さかったり、割りきれる候補がPIPリスト中になければ、 $N^1$  の平方根以下の値を持つ最大の整数をPIPリスト（“13”および“17”を除く）の中から選択する。 $N^2$  は、選択された $M^2$  により前段である $N^{(2-1)}$  を割り、その結果の値以上の最小の数である。このような処理を、 $N^2$  が図48のPIPに定義されているまで行う（図47参照）。定義されている場合は、インタリーブ・パターンがすべて決定されるので、決定されたインタリーブ・パターンを用いてLビットのインタリーブ・パ

ターンを作成する処理（S 4 0 8）を行う。

5     なお、図 4 8 に示したインタリーブ・パターン以外に、処理を早く終了するために、他の数に対応するインタリーブ・パターンを定義しておくこともできる。この他の数に対応するインタリーブ・パターンの決定は、図 4 6 の高次段階の方法と同様に行われる。図 4 8 に定義されているインタリーブ・パターンが多くなるとそれだけ処理を早く終了することができる。このように図 4 8 に示したインタリーブ・パターンを増加させても、 $M_{v^2}$  ( $Z \geq 2$ ) は、図 4 8 に示した 2、3、4、5、6、7、8、9、10、11、16、20、32、64、128 から選択される。

10     L ビットのインタリーブ・パターンを作成する処理（S 4 0 8）を、図 4 9 のインタリーブ・パターンの前述したマルチステージ・インタービング法による作成過程の詳細を示す図を用いて説明する。

15     図 4 9 において、最終的に得られた、インタリーブ・パターン（IP） $N^2$  および  $M^2$  を用いて、その前の段階の  $N^{(2-1)}$  を求める。この求め方は、図 4 2 および図 4 3 で説明したものである。詳細は省略する。これを順次行うことにより、伝送に適した L ビットのインタリーブ・パターンを得ることができる。

20     上述において、インタリーブ・パターンの長さをビット長としたが、インタリーブの対象のインタービング単位がビットであるか他の単位であるかにより、異なる表記となる。

次に、第 1 3 の実施の形態である、上述したインタービング方法を使用したインタリーブ装置について説明する。

25     これまでに説明したインタービング方法は、前記の図 3 4 ～ 3 5 に示したような機器等におけるインタリーブ及びデインタリーブに適用されるが、インタービングを行う装置であれば、本発明によるマルチプルインタービング法はこれらに限らず適用可能である。但し、第 1 1 及び 1 2 の実施の形態に示した本発明は特に図 3 4 ～ 3 5 に示したような機器、すなわちターボ符号化器、伝送系機



器に適する。

インタリーブとデインタリーブの構成は同一であるので、インタリーブの構成の一例について説明する。図 50 はインタリーブまたはデインタリーブを行う装置の例を示し、図 50 に示すように、  
5   インタリーブは入力バッファ 30、出力バッファ 32、メモリ 34、  
CPU 36 から構成される。入力バッファ 30 には入力系列データが記録され、出力バッファ 32 にはインタリーブされた出力系列データが記録される。なお、デインタリーブの場合は、入力バッファ 30 にはインタリーブされているデータが記録され、出力バッファ 32 にはデインタリーブされた結果であるインタリーブをされる前のデータが記録される。入力バッファ 30 及び出力バッファ 32 は RAM やシフトレジスタ等により実現される。メモリ 34 には、  
10   これまで説明したようなインタリーブパターンテーブル、または出力バッファ 32 のインタリーブ先アドレスを直接計算するプログラムのどちらか一方または両方が記録されており、RAM や ROM 等で実現される。CPU 36 はバッファへの入出力指示、アドレス計算等を行う。なお、上記の構成は LSI 等の集積回路で実現することも可能である。

次に、メモリ 34 にインタリーブパターンテーブルのみが記録されている場合の動作について説明する。  
20

入力バッファ 30 に入力系列データが入力されると、CPU 36 はメモリ 34 中のインタリーブパターンテーブルを参照して出力先の出力バッファ 32 のアドレスを読み出し、入力系列データを出力バッファ 32 のそのアドレスに出力する。

25   アドレスを直接計算する場合には、入力バッファ 30 内の入力系列データのアドレスから CPU 36 がプログラムにより出力先のアドレスを計算し、出力バッファ 32 内そのアドレスに出力する。

次に、本発明の記録媒体について第 14 の実施の形態として説明する。

上述のフローチャート図 3 8、図 4 6 等で説明した伝送系及びターボ符号化に適したインタリーブ・パターン作成方法をプログラムとしてコンピュータ上で実行することにより、インタリーブ・パターンを自動的に求めることができ、前述の RAM 等におけるパターンデータとして使用することができる。このとき、図 4 0 および図 4 8 に示されている定義されたインタリーブ・パターンは、インタリーブ・パターン自体を記憶装置上に格納しておきプログラムから参照することも可能であるし、表記のみを記憶し、その都度インタリーブ・パターンを作成して用いてもよい。また、例えば、図 3 9 や図 4 1 および図 4 7 や図 4 9 で用いている共通の処理はサブルーティンとしておき、他の処理から呼び出すことで使用することができる。

また、本プログラムを格納した記録媒体には、電子メモリ、ハードディスク、光磁気ディスク、フロッピーディスク等があり、これらの記録媒体に記録された本プログラムをコンピュータにローディングする、または記録媒体をコンピュータに組み込むことにより本発明の方法を実施し、インタリーブ・パターンを求めることができる。更に、上記の符号／復号化器、送受信器等のメモリに本プログラムをローディングする、または記録媒体を機器に組み込むことにより、自動的に最適なインタリーブ・パターンを生成するように符号／復号化器、送受信器等を構成することも可能であり、通信における種々の状況の中で最適なインタリーブ・パターン処理を行うことが可能となる。

上記の説明のように、本発明のインタリーブ・パターン作成方法を用いることにより、使用目的に適合したインタリーブ・パターンを作成することができる。

なお、本発明は、上記の実施例に限定されることなく、請求の範囲内で種々変更・応用が可能である。

## 請求の範囲

1. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

- 5 データ系列のデータを第1のインタリーブに書き込み、該第1のインタリーブから列又は行単位にデータを読み出し、該列又は行単位毎に、データを複数の第2のインタリーブに書き込む第1のステップを実行し、

- 10 該第2のインタリーブの各々からデータを読み出し、該データを必要に応じて1又は複数の第3のインタリーブに書き込む第2のステップを1回又は複数回繰り返した結果のインタリーブの各々から、又は第1のステップの結果のインタリーブの各々からデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

- 15 2. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

データ系列を第1のインタリーブに対して一方向に書き込む第1のステップを実行し、

- 20 該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、

第2のステップにより生成された複数個の該第2のインタリーブの各々を前記第1のインタリーブとみなして前記第2のステップを各々のインタリーブ毎に実行する第3のステップを繰り返し、

- 25 第3のステップの繰り返しから生成又は第2のステップから生成されたインタリーブの各々からデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

3. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

データ系列を第1のインタリーブに対して一方向に ぎ込む第1のステップを実行し、

- 5 該第1のインタリーブからデータを列又は行単位に読み出し、該第1のインタリーブと異なる容量の第2のインタリーブに該読み出したデータを一方向に書き込むことを該列又は行単位に繰り返す第2のステップを実行し、

- 10 該第2のステップの結果から生成したインタリーブの各々から列又は行単位にデータを読み出し、該データを前記第1のインタリーブと同一容量のインタリーブに書き込む第3のステップを実行することによりにより生成されたインタリーブからデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

4. 請求項3記載のインタリーブング方法において、

- 15 前記第3のステップを実行することにより生成されたインタリーブを前記第1のインタリーブとみなして前記第2のステップ及び第3のステップを実行する第4のステップを1回または複数回繰り返すことにより生成されたインタリーブからデータを読み出してデータ系列を出力することを特徴とするインタリーブング方法。

5. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法において、

- 20 複数のインタリーブングパターンを予めテーブルに登録しておき、該テーブルを参照して、入力したデータ系列に該複数のインタリーブングパターンのいずれかを適用して出力し、該出力に対してさらに前記複数のインタリーブングパターンのいずれかを適用して出力することを繰り返すごとを特徴とするインタリーブング方法。

- 25 6. 請求項5記載のインタリーブング方法において、

前記テーブルは、少なくとも請求項1から4のうちいずれか記載のインタリーブング方法によるインタリーブングパターンを予め登録しておくことを特徴とするインタリーブング方法。

7. ある単位長のデータ系列を入力して該単位長のインタリーブ

した系列を出力するインタリービング方法においてインタリービングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

5 第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

8. 請求項7記載のインタリーブパターン記述作成方法を複数回用いることで、所定長単位のインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

10 9. 請求項7または8記載のインタリーブパターン記述作成方法において、

前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式であることを特徴とするインタリーブパターン記述作成方法。

10. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、

20 第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位のインタリーブパターン記述を作成し、作成したインタリーブパターン記述を用いてインタリービング処理を行うことを特徴とするインタリービング方法。

11. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービング方法において、

25 第1の単位のインタリーブパターン記述と第2の単位のインタリーブパターン記述を用いて、第3の単位の系列におけるインタリービング先を計算し、

該計算結果に基づきインタリービング処理を行うことを特徴とするインタリービング方法。

12. 請求項7ないし8いずれか記載のインタリーブパターン記

述作成方法で作成されたインタリーブパターン記述を用いて、第 1 の単位のインタリーブパターン記述と第 2 の単位のインタリーブパターン記述を作成し、

- 5 作成された該第 1 の単位のインタリーブパターン記述と該第 2 の単位のインタリーブパターン記述から計算することにより、第 3 の単位のデータ系列に対してインタリーブ処理を行うことを特徴とするインタリーブ方法。

13. 請求項 10 ないし 12 いずれか記載のインタリーブ方法において、

- 10 前記インタリーブパターン記述は、インタリーブパターンを記述したインタリーブパターンテーブルまたはインタリーブパターン方程式であることを特徴とするインタリーブ方法。

14. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブ方法においてインタリーブ  
15 ングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、

- 20 解釈した結果に基づき、請求項 9 記載のインタリーブパターン記述作成方法を用いて、インタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

15. 請求項 14 記載のインタリーブパターン記述作成方法において、

- 25 インタリーブパターンを作成するとき、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターン記述を参照してインタリーブパターン記述を作成することを特徴とするインタリーブパターン記述作成方法。

16. インタリーブパターンを定義するインタリーブパターン記述言語を解釈し、

解釈した結果に基づき、請求項13記載のインタリーブリング方法を用いてインタリーブリングを行うことを特徴とするインタリーブリング方法。

17. 請求項16記載のインタリーブリング方法において、

インタリーブリングを行う際、インタリーブパターン記述言語の一部に対応するインタリーブパターン記述をすでに保持していた場合、その記述言語の一部に対応する処理を行わずに、保持しているインタリーブパターンを参照してインタリーブパターン記述を作成することを特徴とするインタリーブリング方法。

18. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法においてインタリーブリングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

ある単位長が与えられたとき、まず、一段目のインタリーブパターン記述を決定し、

次に、一段目以降の縦および横それぞれのインタリーブに対応するインタリーブパターン記述を決定することを、任意の段またはインタリーブリングができなくなるまで繰り返すことにより、インタリーブパターン記述を生成することを特徴とするインタリーブパターン記述作成方法。

19. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブリング方法においてインタリーブリングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

生成されたインタリーブパターン記述を検査し、検査に不合格であれば、パラメータの一部もしくは全てを変更し、インタリーブパターン記述を再生成し、検査に合格するまでこれを繰り返し、最終

的に、検査に合格したインタリーブパターン記述を生成することを特徴とするインタリーブパターン記述作成方法。

20. 請求項18または19記載のインタリーブパターン記述作成方法において、前記生成されるインタリーブパターン記述は、インタリーブパターンテーブル、インタリーブパターン方程式、またはインタリーブパターン記述言語であることを特徴とするインタリーブパターン記述作成方法。

21. ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリーブング方法においてインタリーブングパターンを使用して入力データをインタリーブする場合の該インタリーブパターンの記述作成方法において、

- ある単位長が与えられたとき、該単位長に対応するブロックインタリーブの行数または列数を予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定した行数または列数から列数または行数を定めるステップを、該定められた列数または行数が該インタリーブ・パターン・リストに定義されるまで繰り返し実行して得られたインタリーブ・パターンから前記単位長のインタリーブ・パターンを作成することを特徴とするインタリーブパターン作成方法。

22. 請求項21記載のインタリーブパターン作成方法において、ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、

前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列



数を定め、または、決定された列数から行数を定める第2のステップを、行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、

- 5     該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、

得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する

- 10     ことを特徴とするインタリーブパターン作成方法。

23.   請求項21または22記載のインタリーブパターン作成方法において、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直すことを特徴とするインタリーブパターン作成方法。

24.   請求項22または23記載のインタリーブパターン作成方法において、適応対象としてターボ符号化であり、第1段目の行数を7とすることを特徴とするインタリーブパターン作成方法。

- 20   25.   請求項22または23記載のインタリーブパターン作成方法において、適応対象として伝送であり、第1段目の列数を1フレームのスロット数とすることを特徴とするインタリーブパターン作成方法。

26.   ある単位長のデータ系列を入力して該単位長のインタリーブした系列を出力するインタリービングを実行するインタリービング装置において、

1または複数のインタリービングパターンを予めテーブルに登録しておく手段と、

該テーブルを参照して、入力したデータ系列に該複数のインタ

リービングパターンのいずれかを適用して出力する手段と、  
必要に応じて該出力に対してさらに該複数のインタリービングパターンのいずれかを適用して出力することを繰り返す手段と  
を有することを特徴とするインタリービング装置。

- 5    27.    請求項26記載のインタリービング装置において、  
前記テーブルは、少なくとも請求項1から4のうちいずれか記載の  
インタリービング方法によるインタリービングパターンを予め登録  
しておくことを特徴とするインタリービング装置。

- 10    28.    請求項26記載のインタリービング装置において、  
前記インタリービングパターンは、請求項21記載のインタリー  
ビングパターン作成方法によることを特徴とするインタリービング  
装置。

29.    請求項26ないし28のうちいずれか1項に記載のインタ  
リービング装置において、

- 15    インタリービングパターンを使用する代りに、入力したデータ系  
列のインタリービング先を計算し、該計算結果に基づきインタリー  
ビング処理を行いデータ出力することを特徴とするインタリービン  
グ装置。

- 20    30.    ある単位長のデータ系列を入力して該単位長のインタリー  
ブした系列を出力するインタリービング方法におけるインタリーブ  
パターンの記述作成を行うプログラムを記録したコンピュータ読み  
取り可能な記録媒体において、該プログラムは、

- 25    ある単位長が与えられたとき、該単位長に対応するブロックイン  
タリーブの行数または列数を予め定められている適用対象に適した  
インタリーブ・パターン・リストを用いて決定し、決定した行数ま  
たは列数から列数または行数を定めるステップを、該定められた列  
数または行数が該インタリーブ・パターン・リストに定義されるま  
で繰り返し実行して得られたインタリーブ・パターンから前記単位  
長のインタリーブ・パターンを作成することを特徴とするインタ

リーブパターン作成プログラムを記録した記録媒体。

31. 請求項30記載のインタリーブパターン作成プログラムを記録した記録媒体において、該プログラムは、

5 ある単位長が与えられたとき、まず、第1段目の処理として、定められた数により、該単位長に対応するブロックインタリーブの行数または列数を決定し、その数に対応するインタリーブパターンを予め定めたインタリーブパターンとし、該決定された列数を用いて  
10 行数を定め、または、該決定された行数を用いて列数を定める第1のステップを実行し、

10 前記定められた行数または列数に対応するブロックインタリーブの行数または列数を、予め定められている適用対象に適したインタリーブ・パターン・リストを用いて決定し、決定された行数から列数を定め、または、決定された列数から行数を定める第2のステップを、  
15 行数または列数に対応するインタリーブパターンが前記予め定められているインタリーブ・パターン・リスト中に存在するまで繰り返す第3のステップを実行し、

該第3のステップを前記第1のステップにおける前記予め定めたインタリーブパターンに対応する行数回または列数回行い、

20 得られた最終段階の行と列に対応するインタリーブ・パターンから、順次前の段階の行または列に対応するインタリーブ・パターンを作成し、結果として前記単位長のインタリーブパターンを作成する

ことを特徴とするインタリーブパターン作成プログラムを記録した記録媒体。

25 32. 請求項30または31記載のインタリーブパターン作成プログラムを記録した記録媒体において、前記プログラムは、更に、作成した前記単位長のインタリーブパターンをチェックし、該チェック結果により、再度該単位長のインタリーブパターンを作成し直すことを特徴とするインタリーブパターン作成プログラムを記

録した記録媒体。

33. 請求項31記載のインタリーブパターン作成プログラムを  
記録した記録媒体において、前記プログラムは、適応対象として  
ターボ符号化であり、第1段目の行数を7とすることを特徴とする  
5 インタリーブパターン作成プログラムを記録した記録媒体。

34. 請求項31記載のインタリーブパターン作成プログラムを  
記録した記録媒体において、前記プログラムは、適応対象として伝  
送であり、第1段目の列数を1フレームのスロット数とすることを  
特徴とするインタリーブパターン作成プログラムを記録した記録媒  
10 体。

15

20

25

FIG. 1

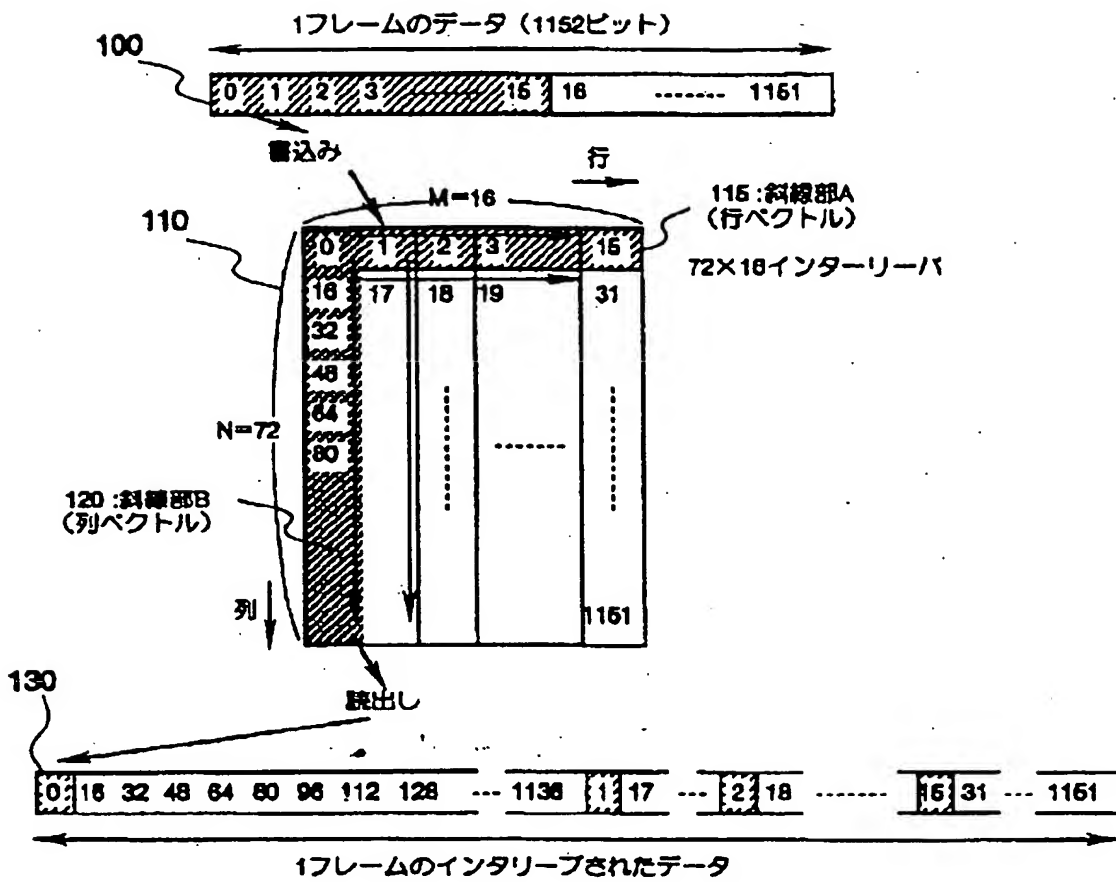


FIG. 2

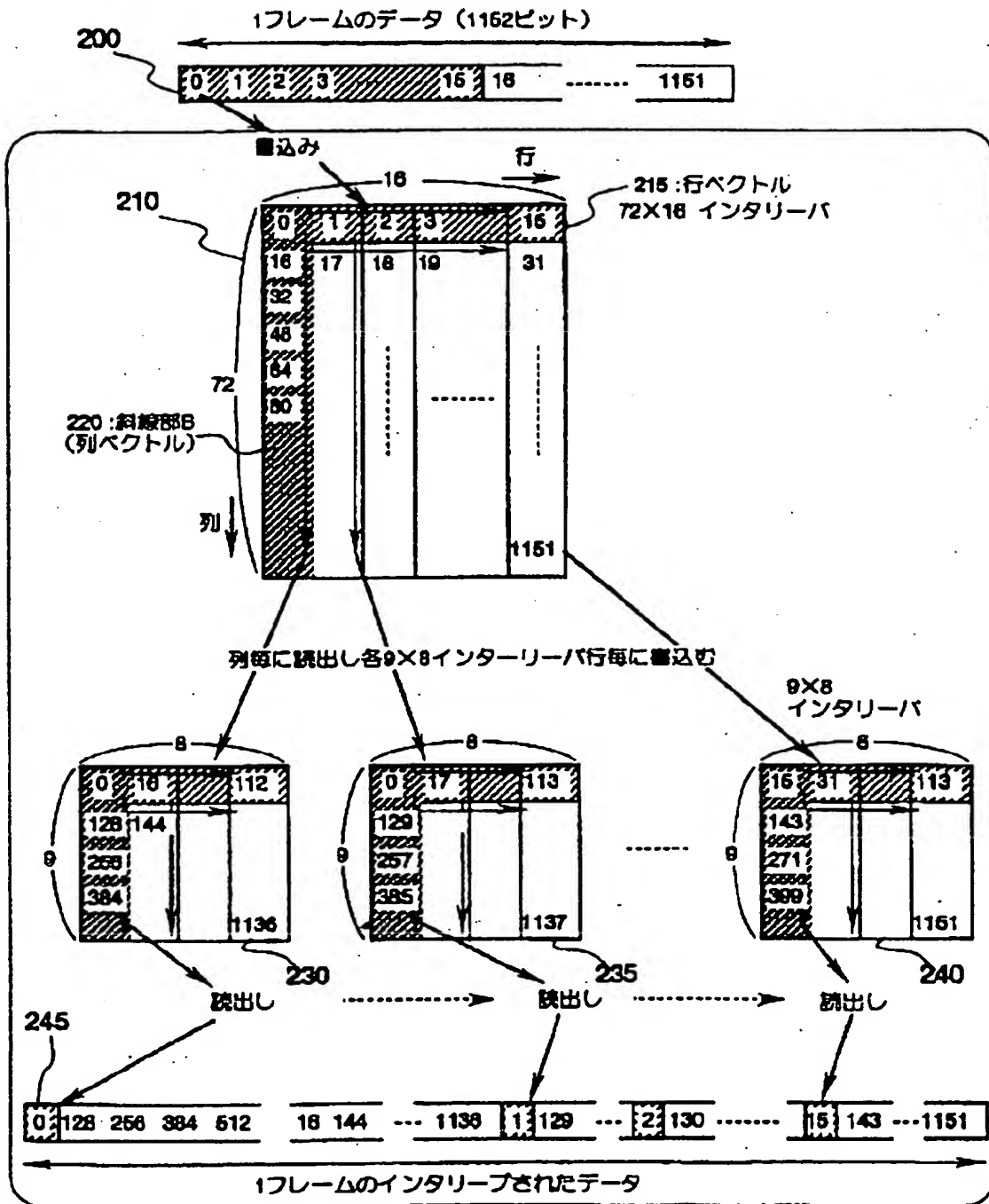


FIG. 3

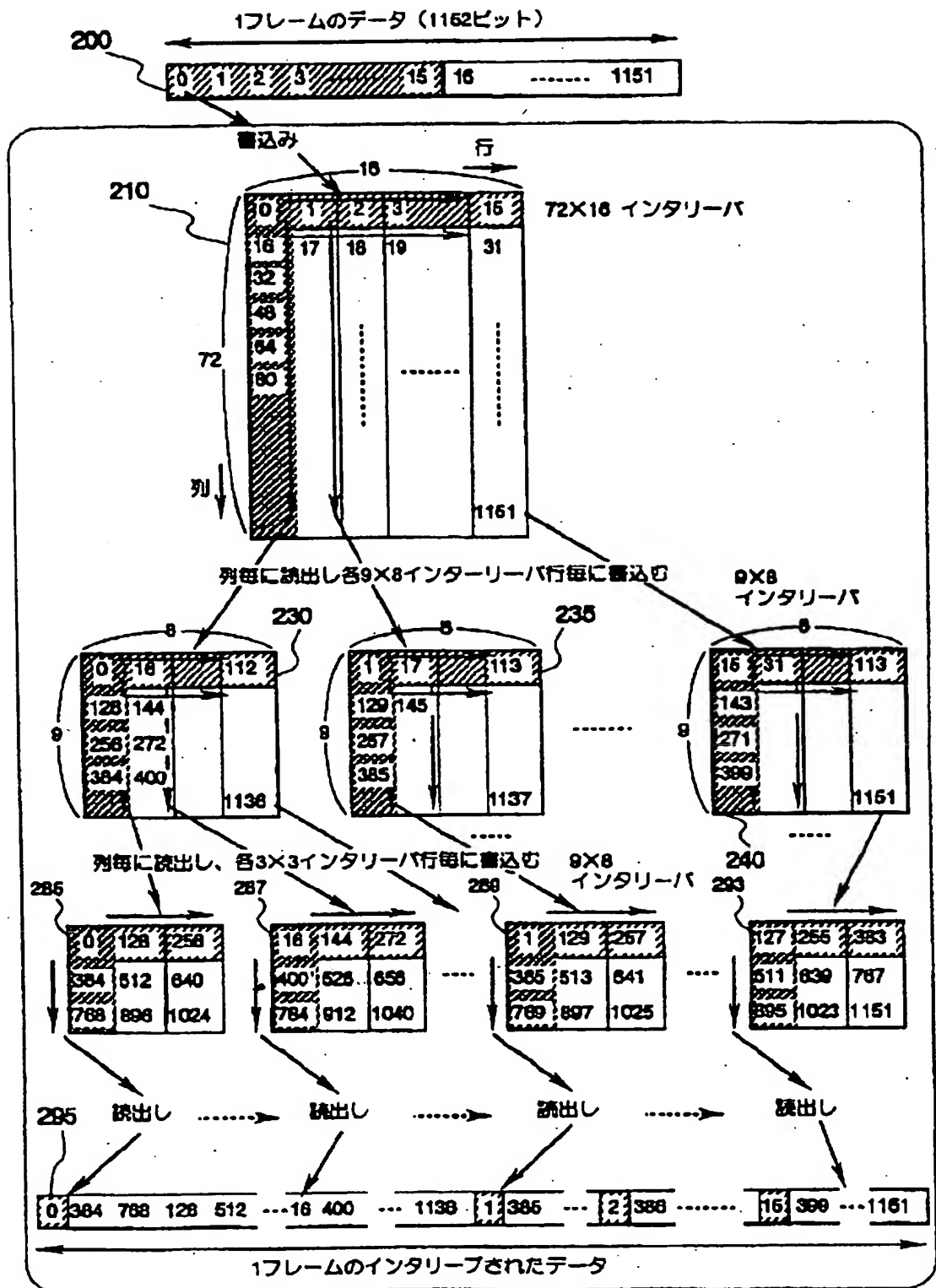


FIG. 4

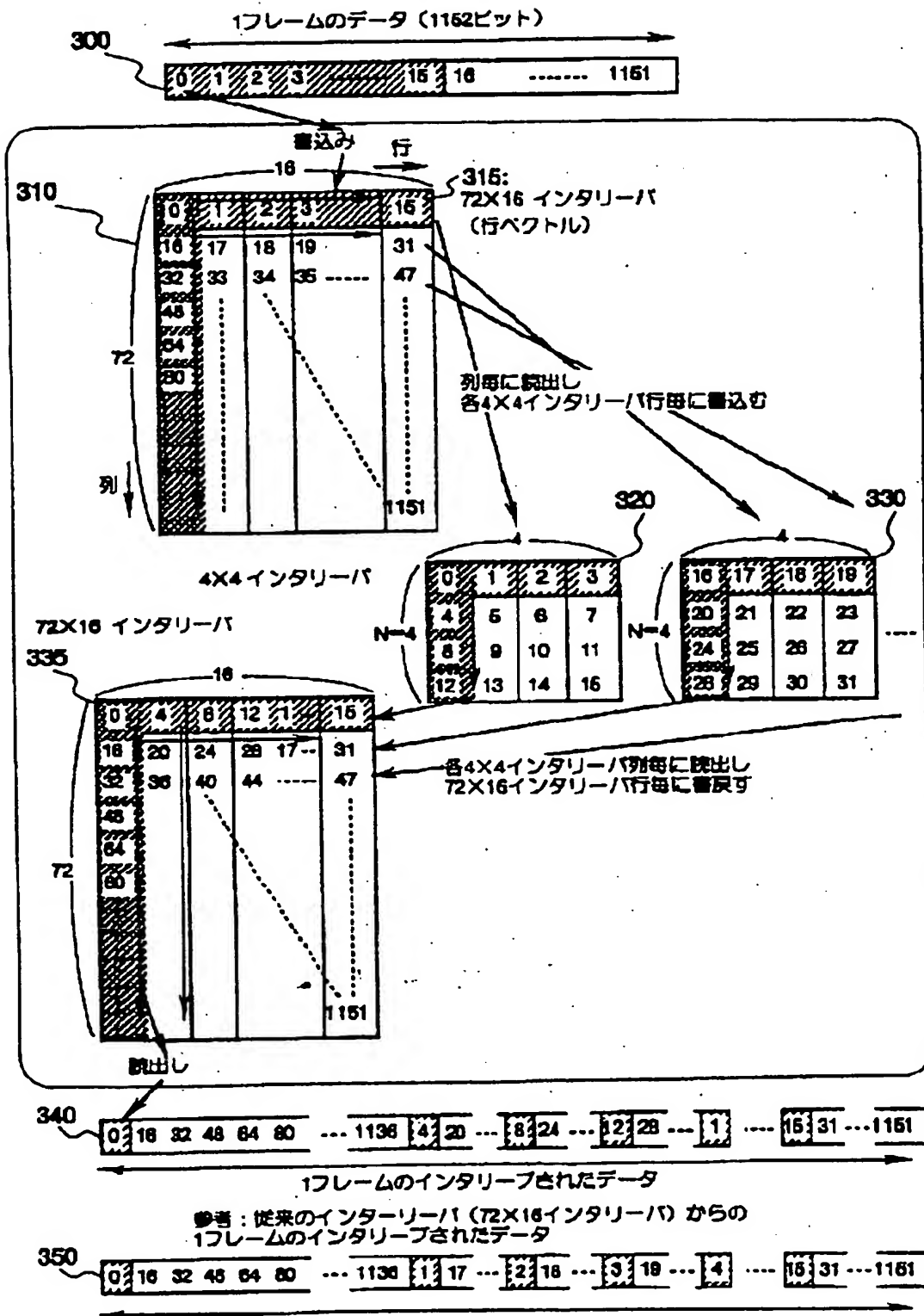




FIG. 5

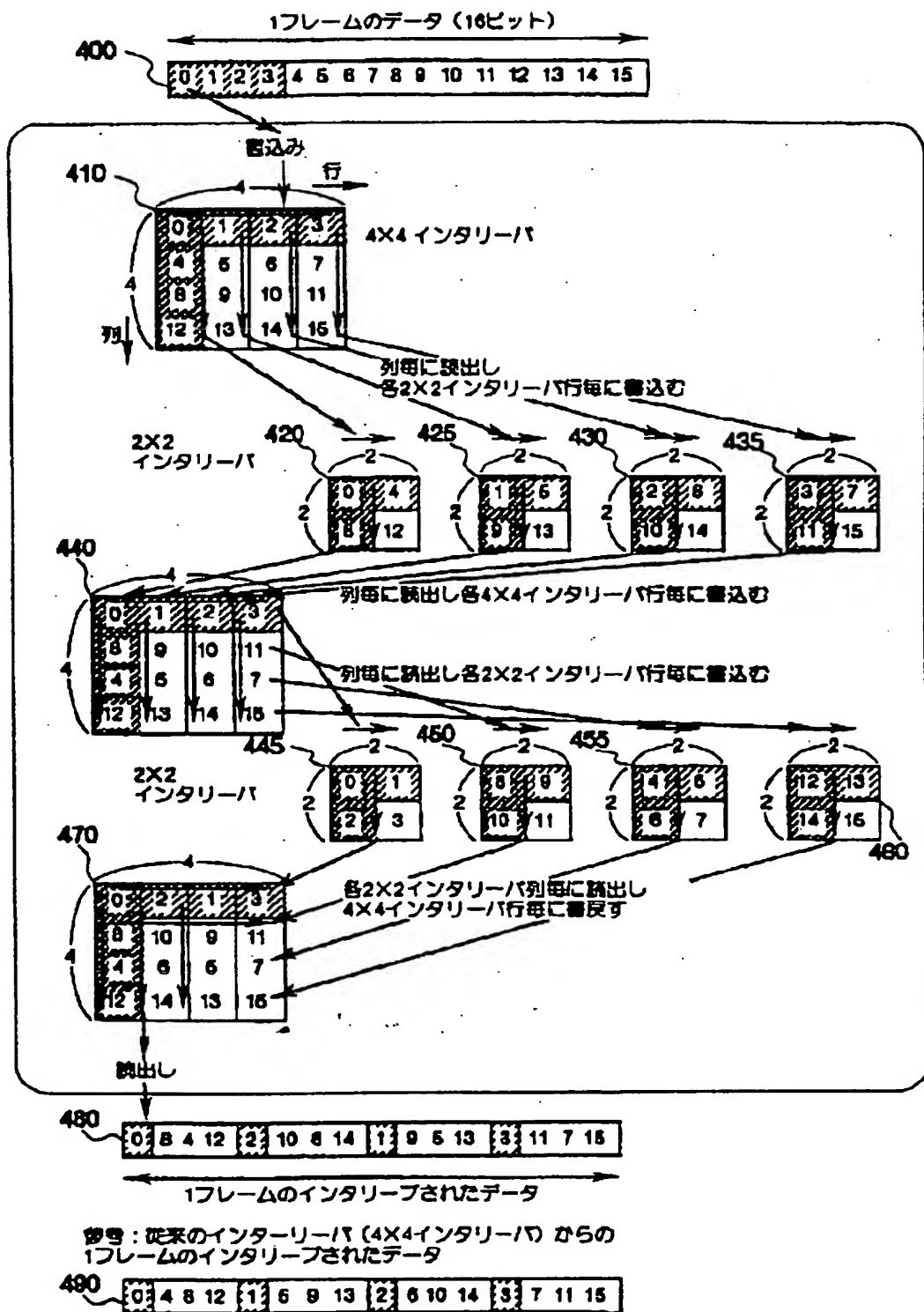


FIG. 6

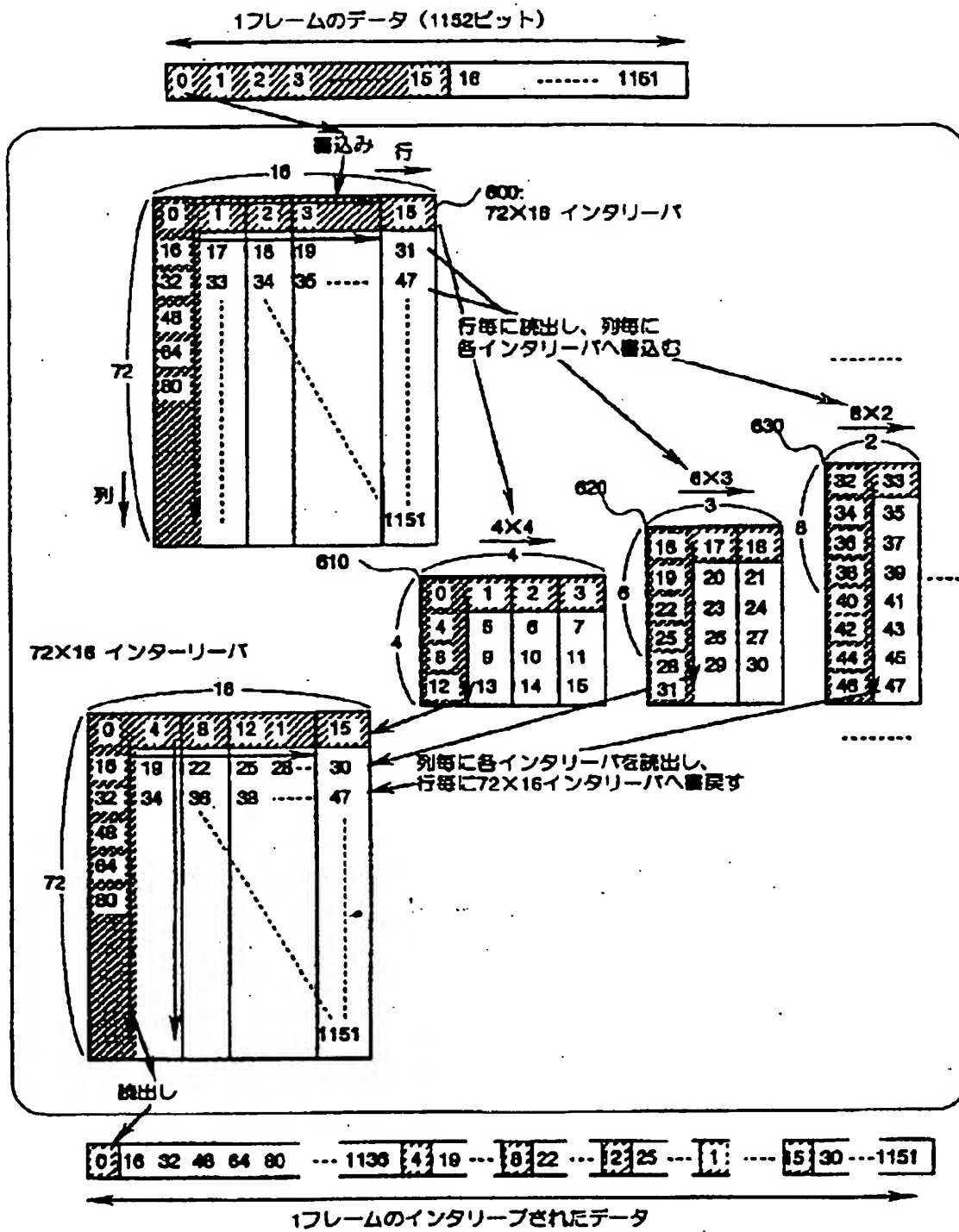


FIG. 7

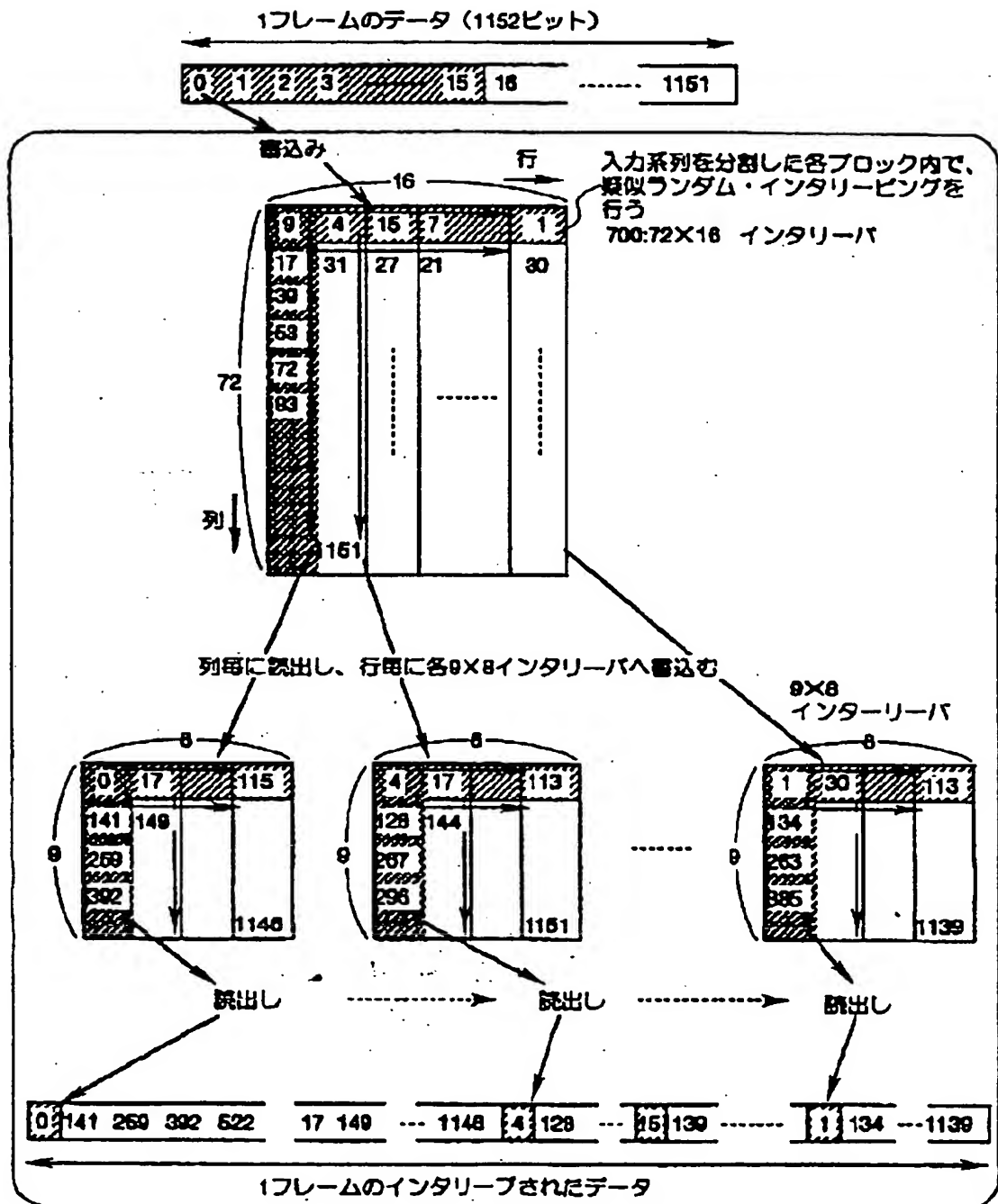


FIG. 8

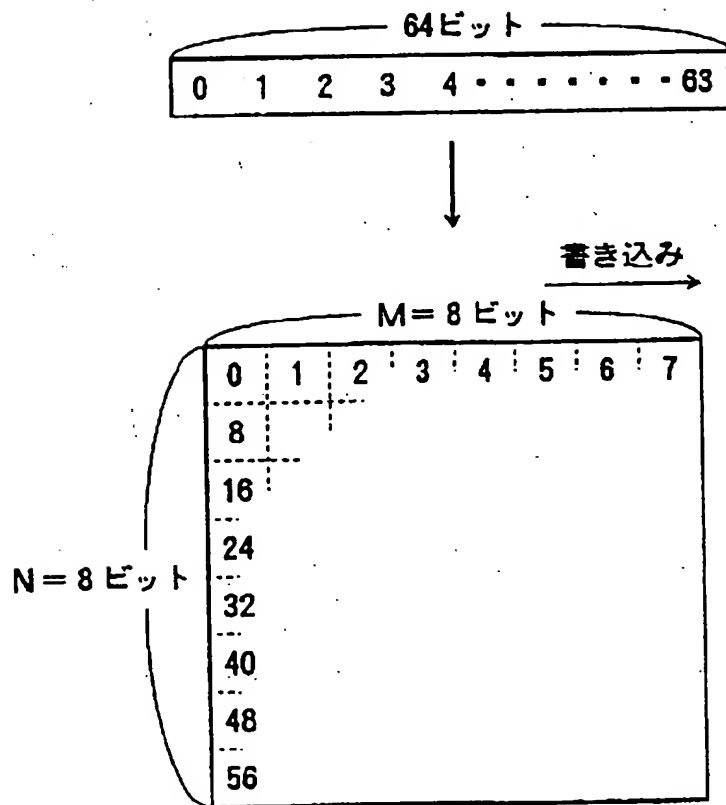


FIG. 9

K = 2 ビット 1 シンボルの場合縦に連続

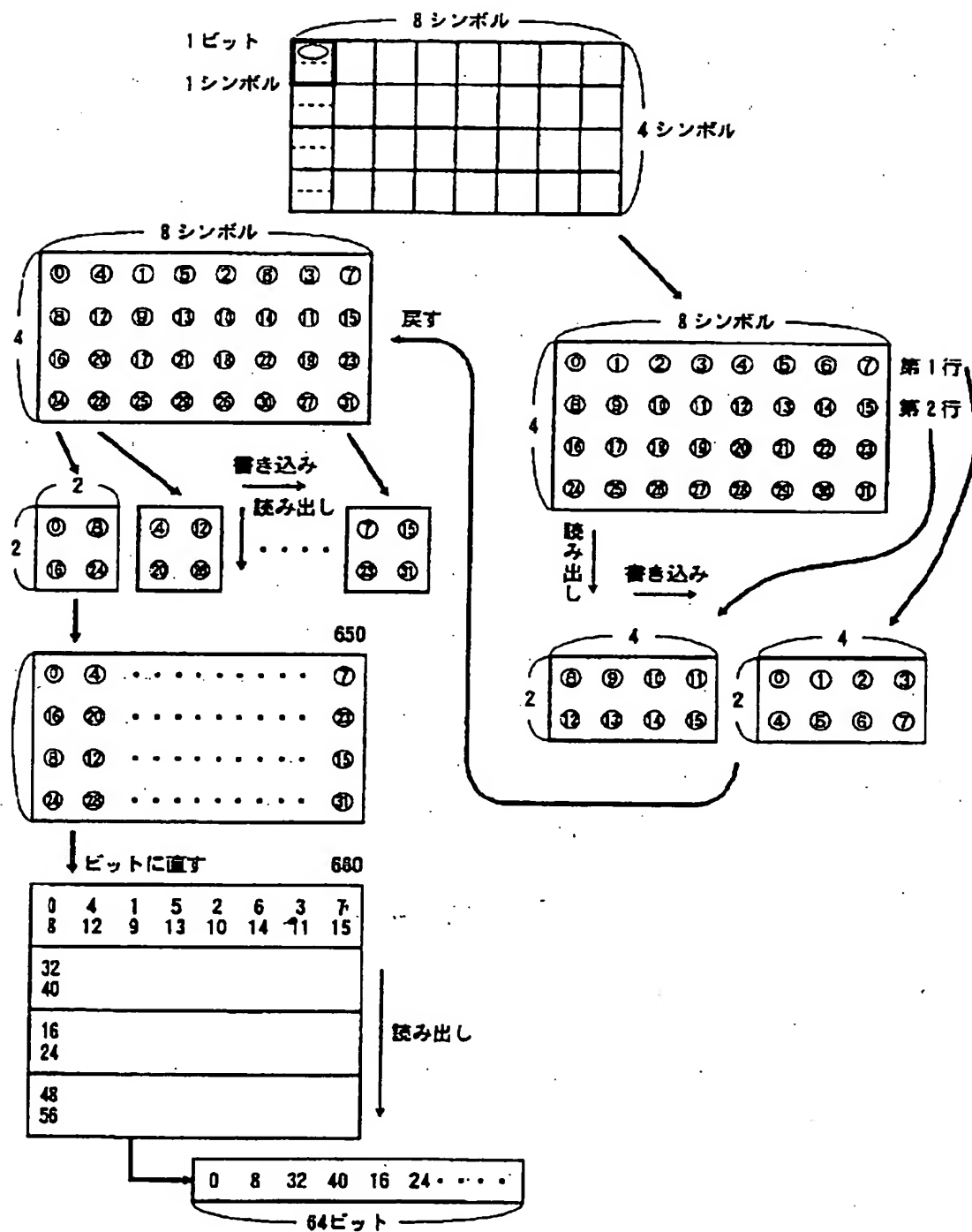




FIG. 11

・ K=4ビット 1シンボル 隣接する4ビットを1シンボルとする場合

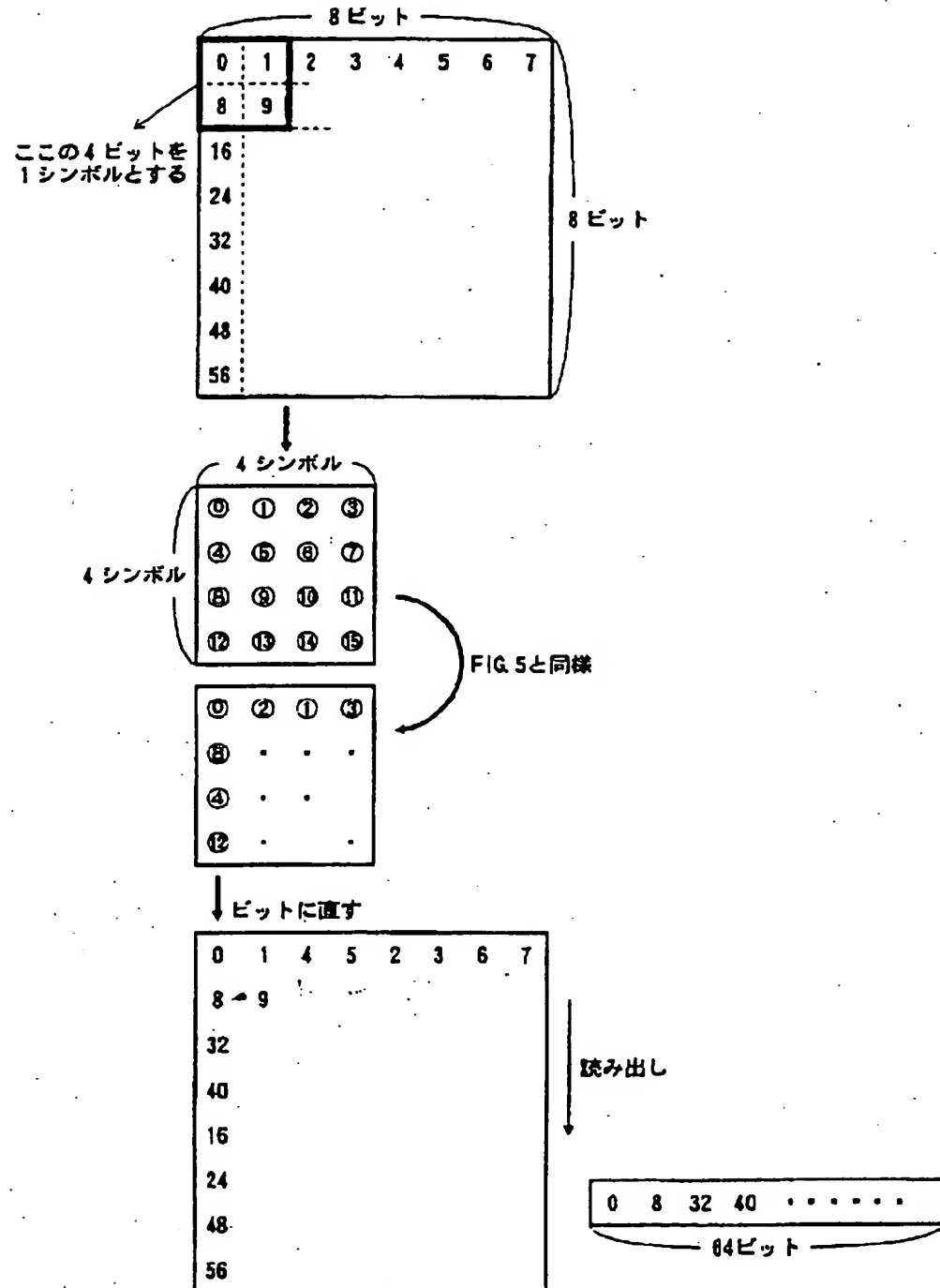


FIG. 12

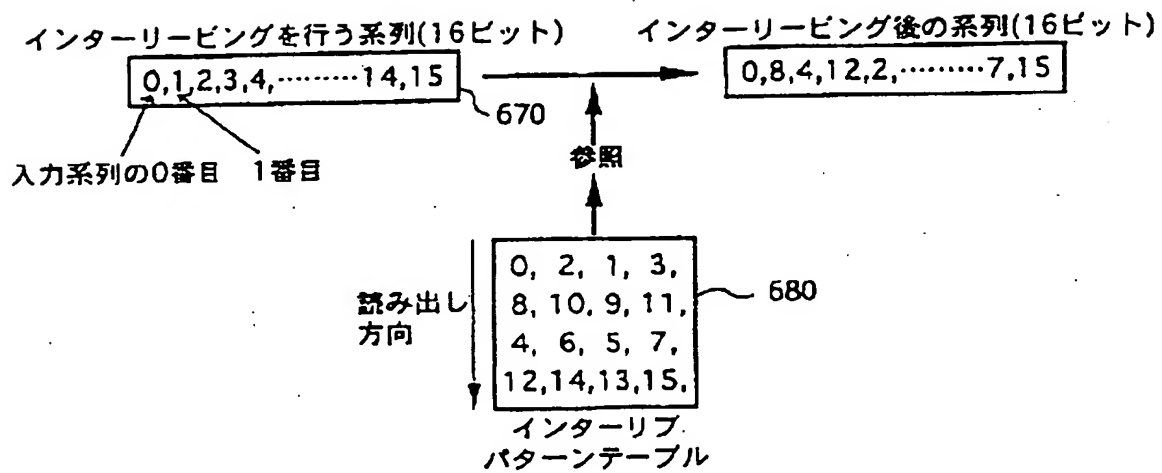




FIG. 13

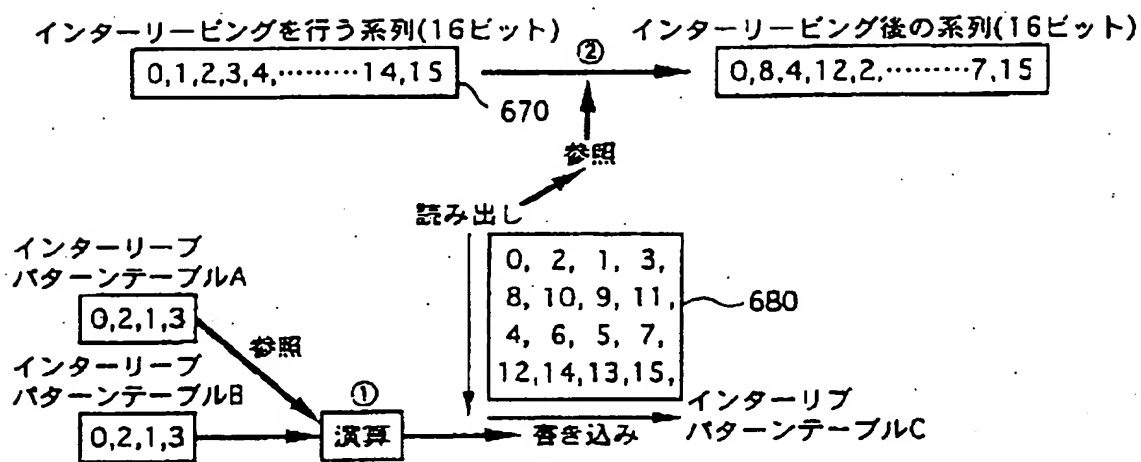


FIG. 14

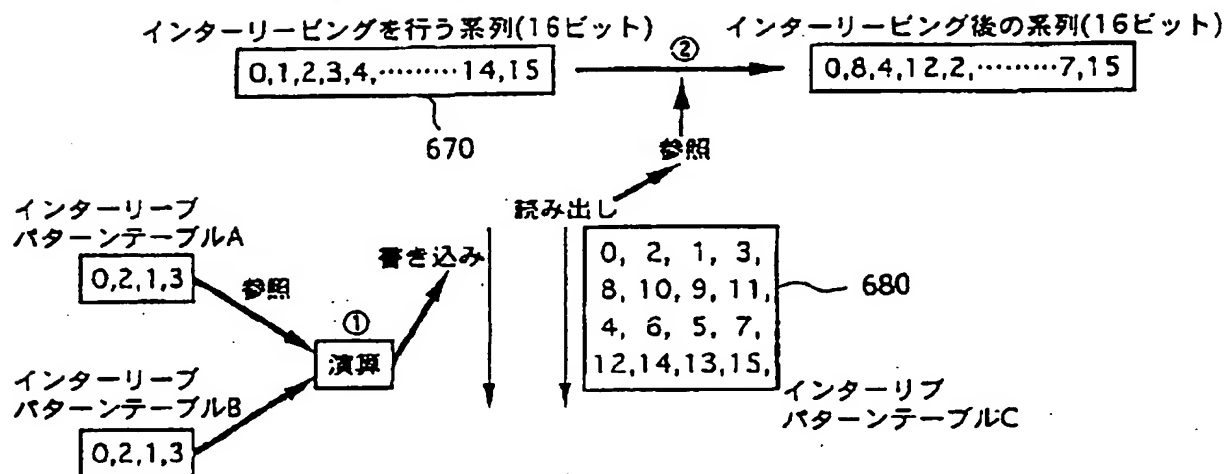


FIG. 15

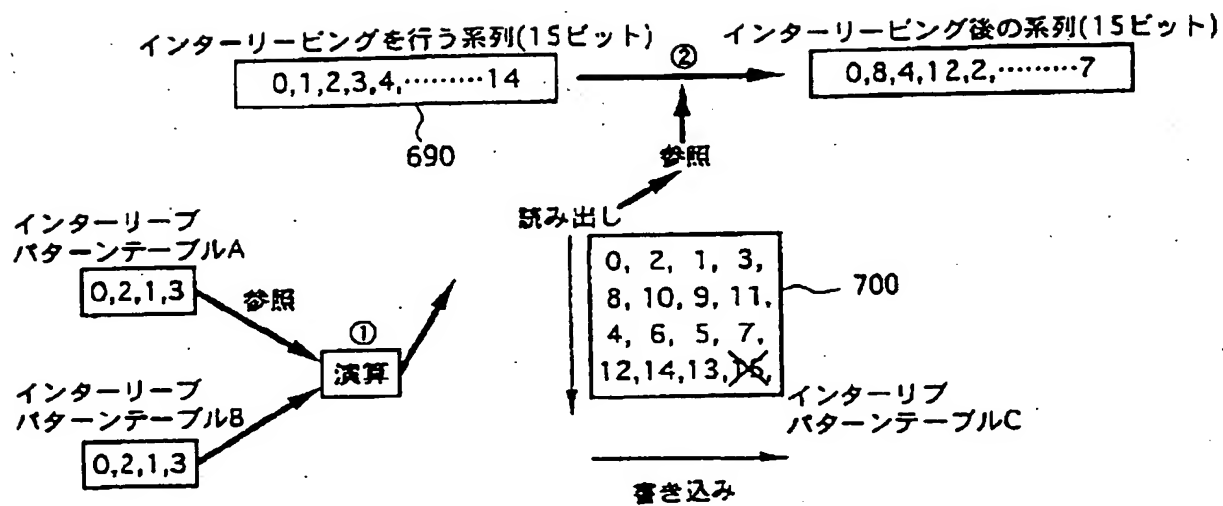


FIG. 16

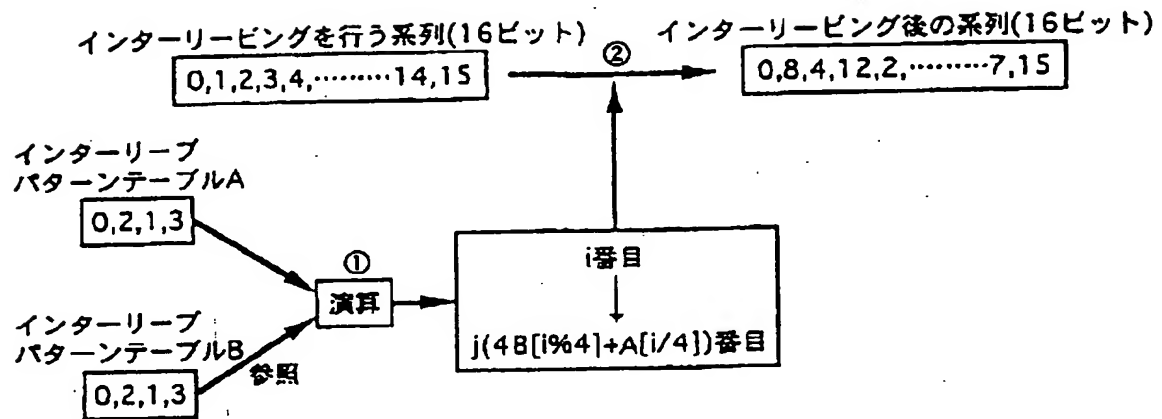


FIG. 17

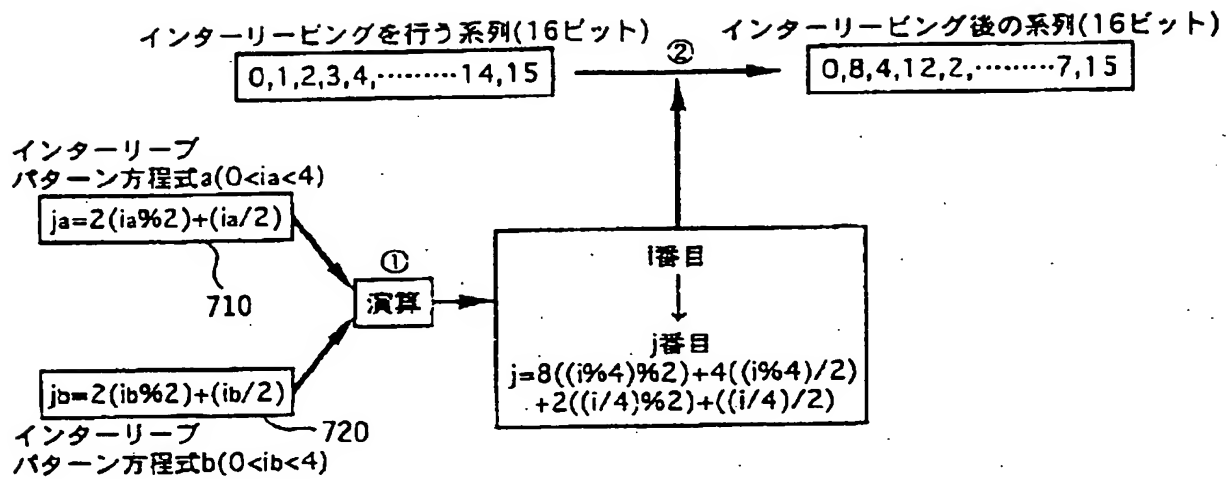


FIG. 18

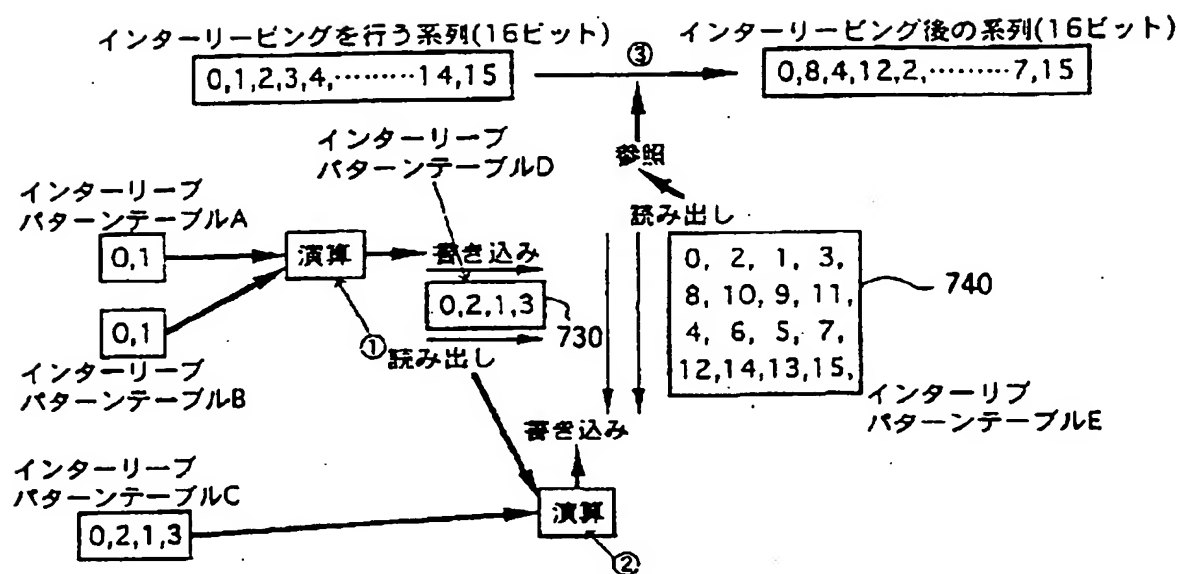


FIG. 19

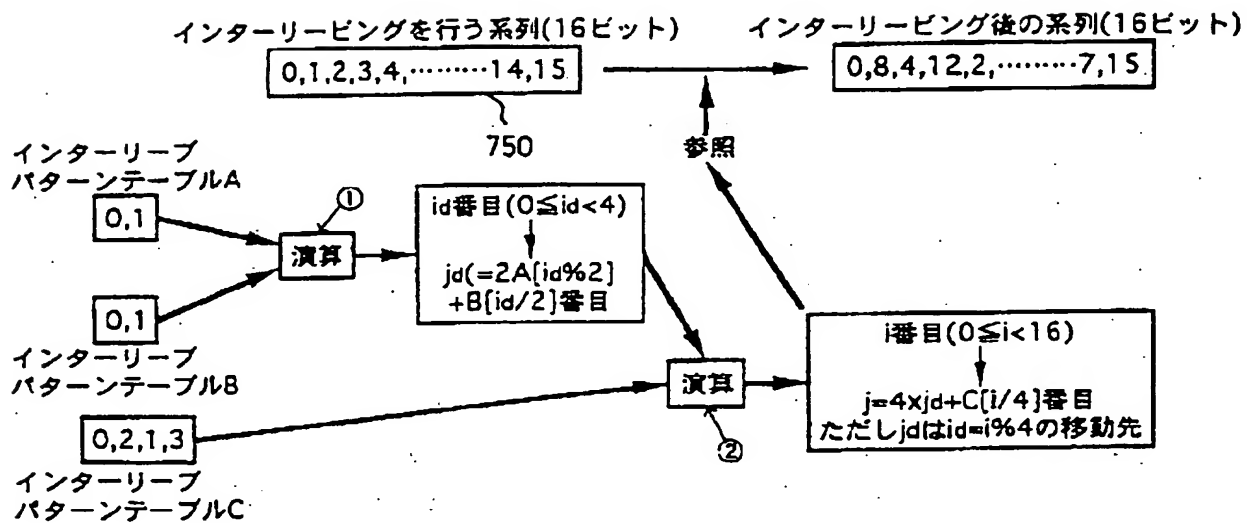


FIG. 20

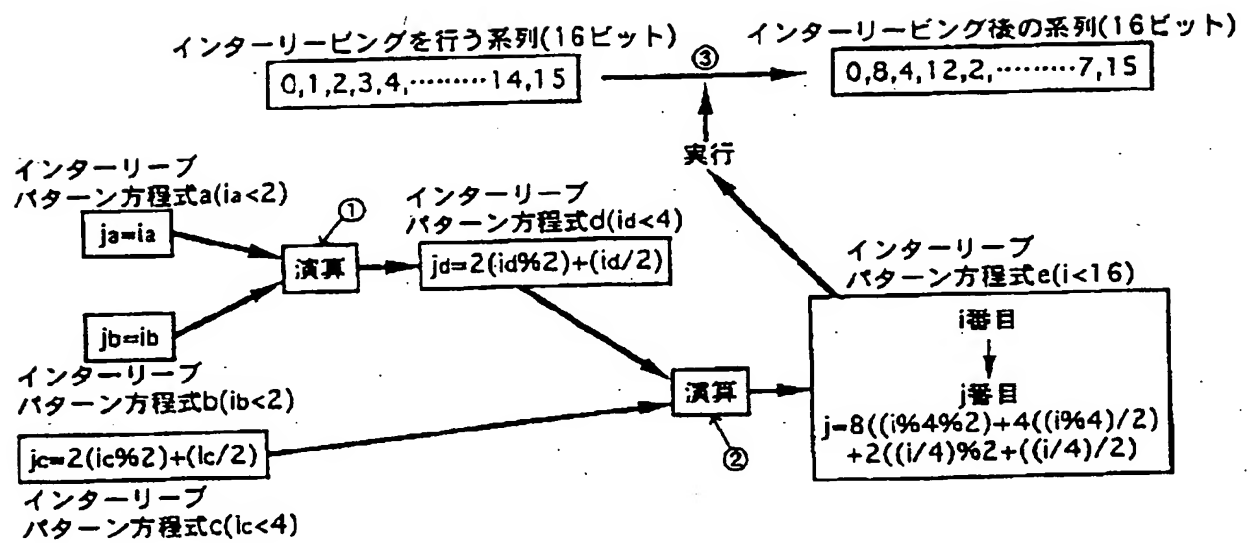




FIG. 21

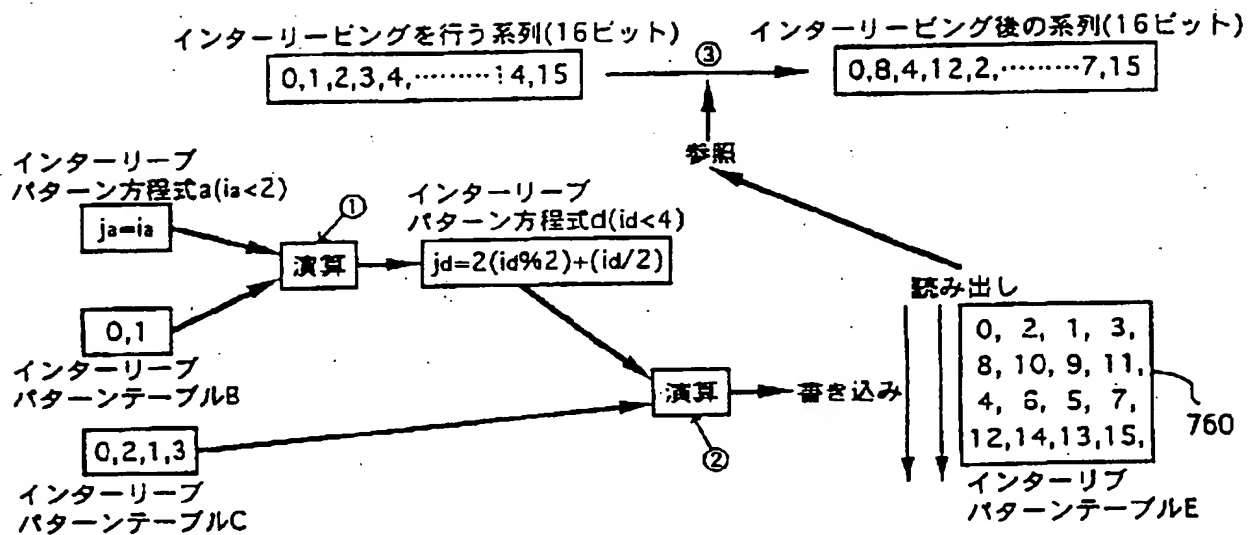


FIG. 22

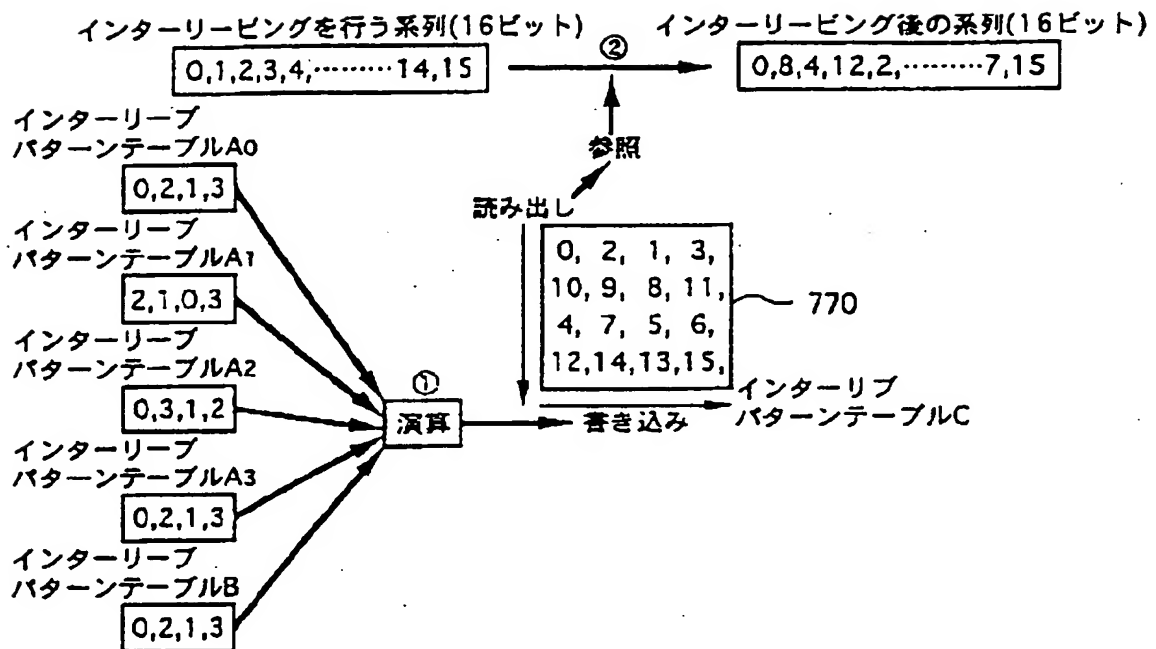


FIG. 23

定義1;  $L[N \times M] \dots N \times M$ ブロックインターリーバで以下のようにインターリーピングを行う

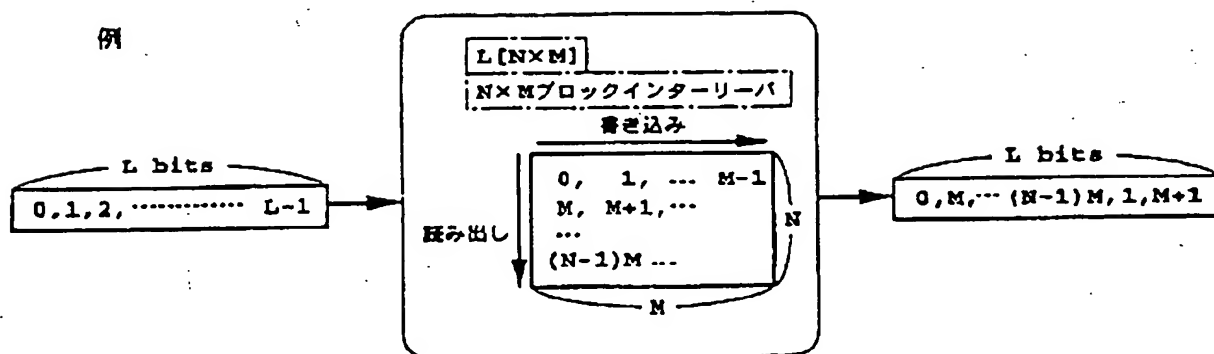


FIG. 24

定義2;  $R\{A\}$  ... 逆順に並び替える (Aビット)

例



FIG. 25

定義3;  $L[N1 \times M1, N2 \times M2 \dots]$  ... 複数の系列 (各系列はLビット) をそれぞれ対応するインターリーブでインターリーピングを行う

例

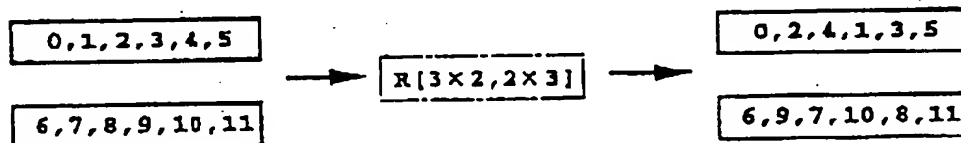


FIG. 26

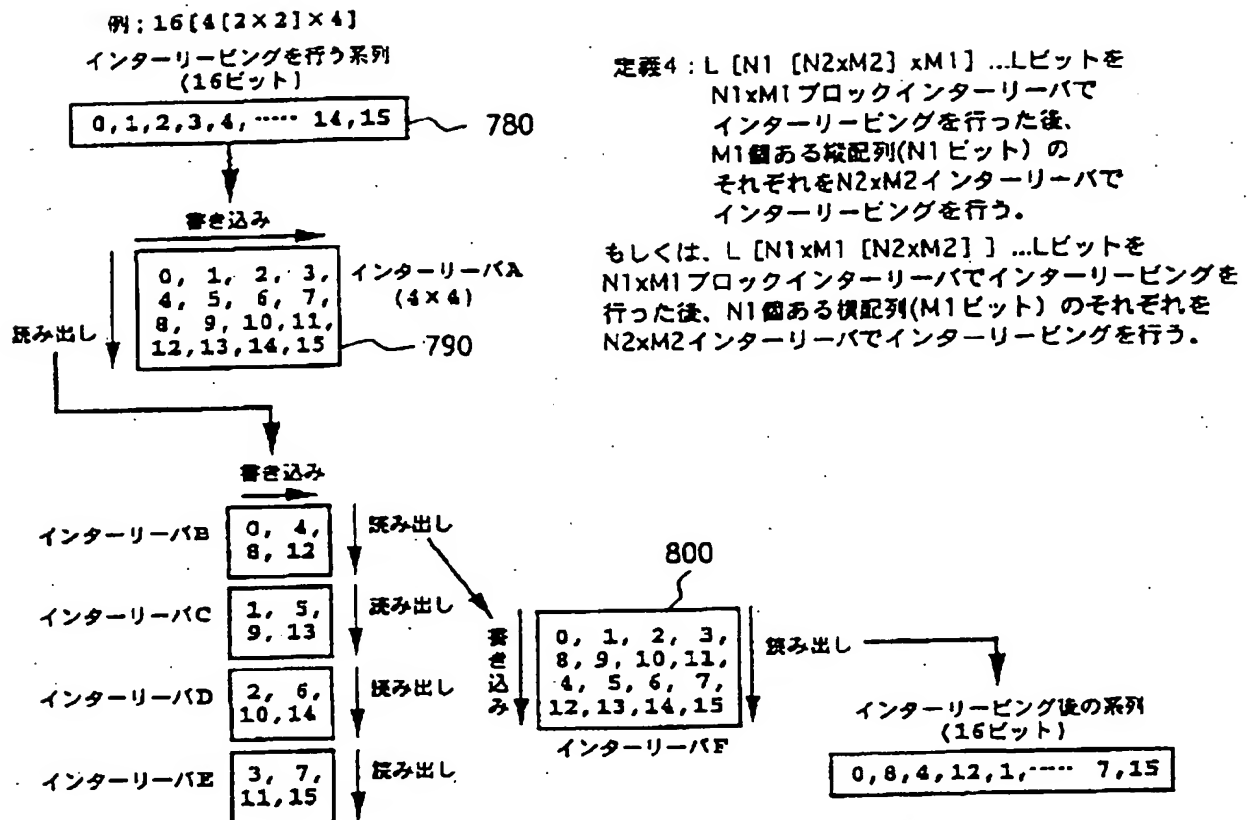
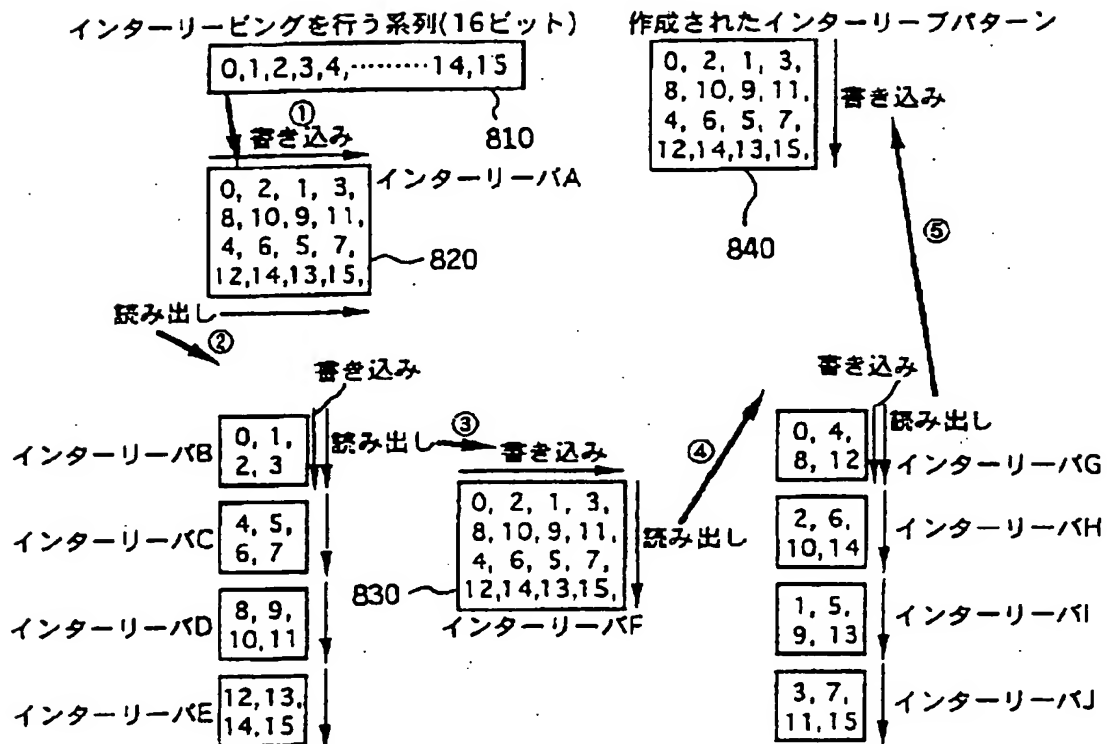


FIG. 27



27/49

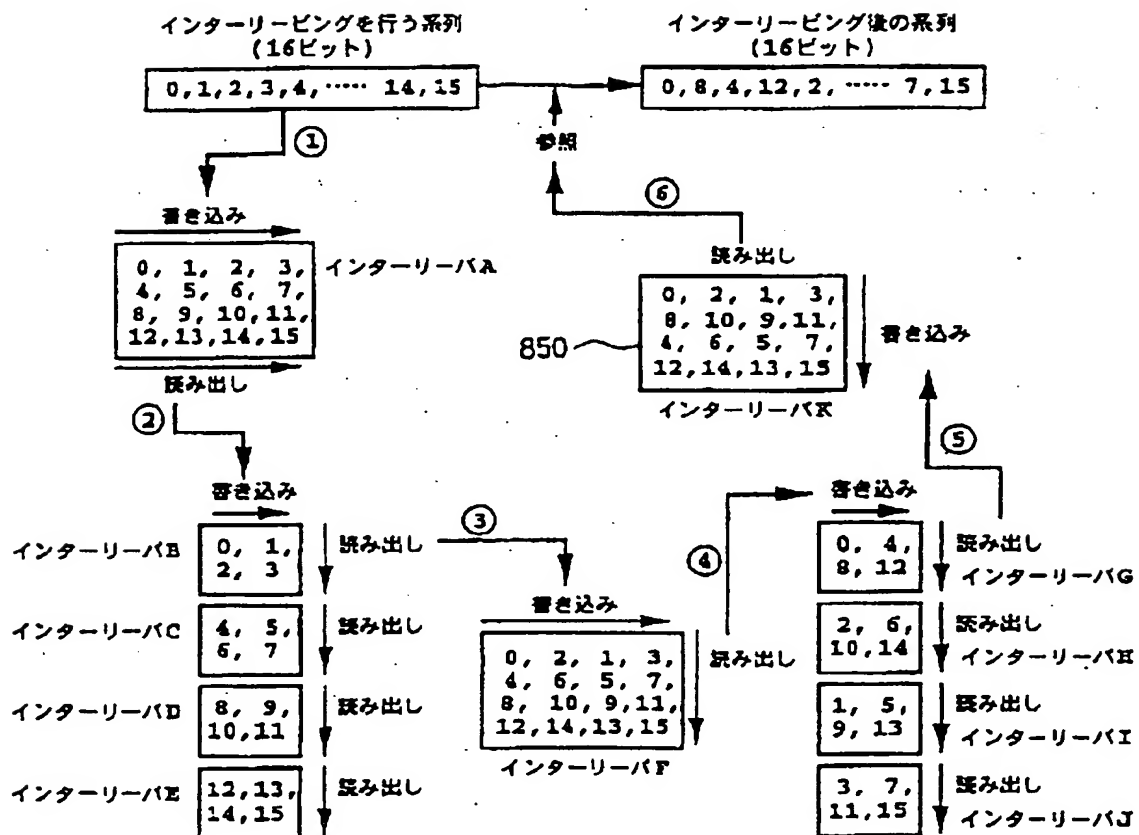


FIG. 29

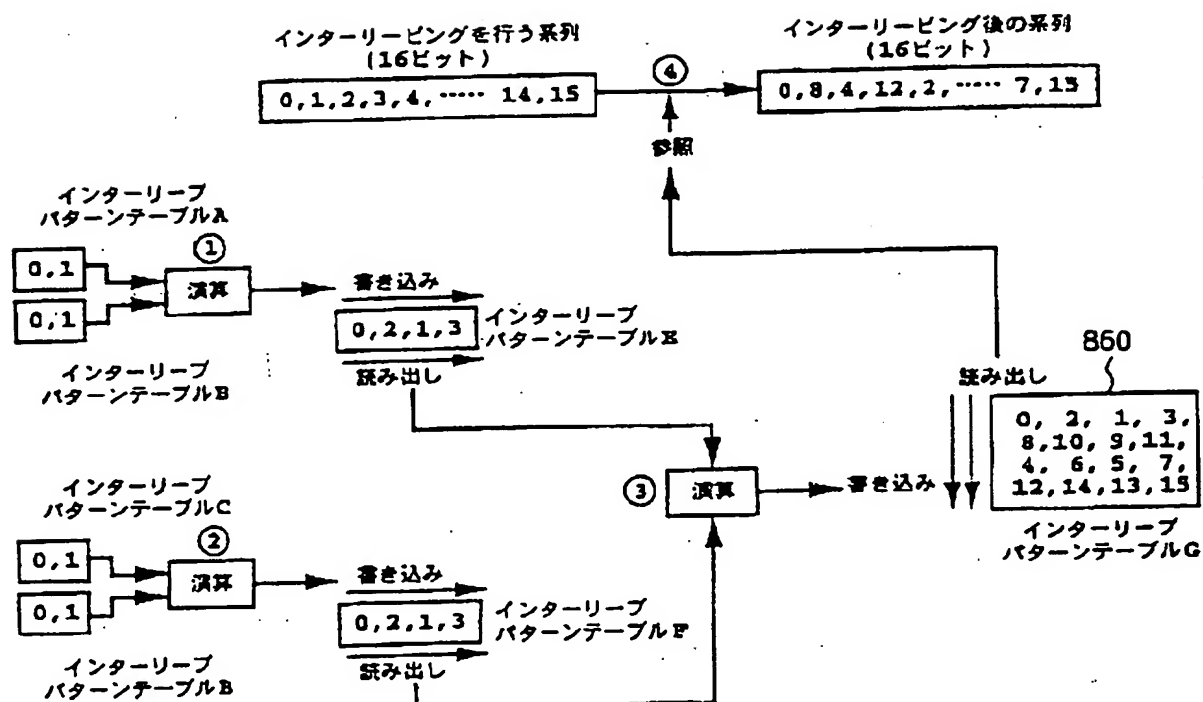




FIG. 30

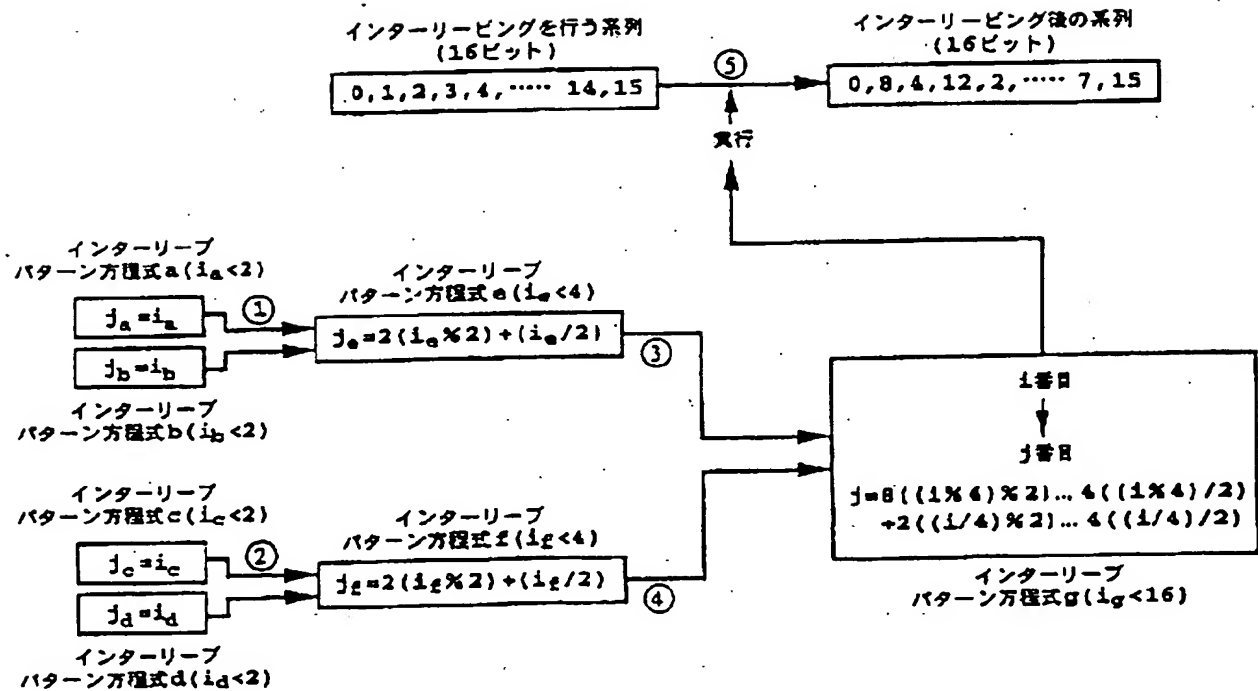


FIG. 31

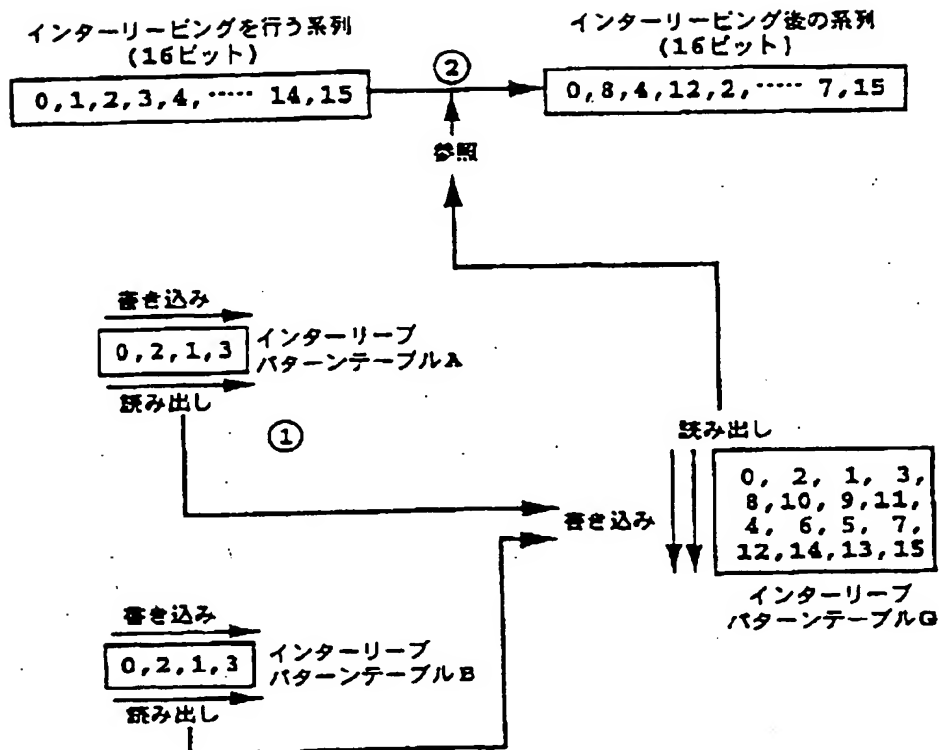


FIG. 32

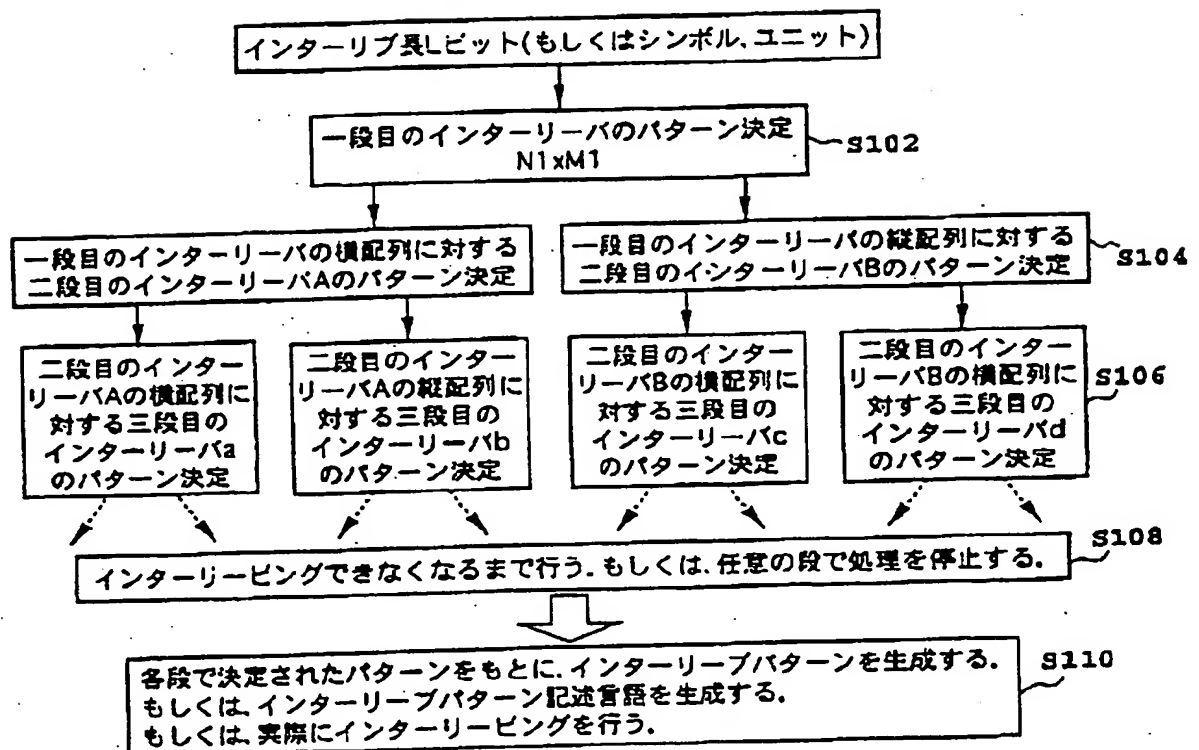


FIG. 33

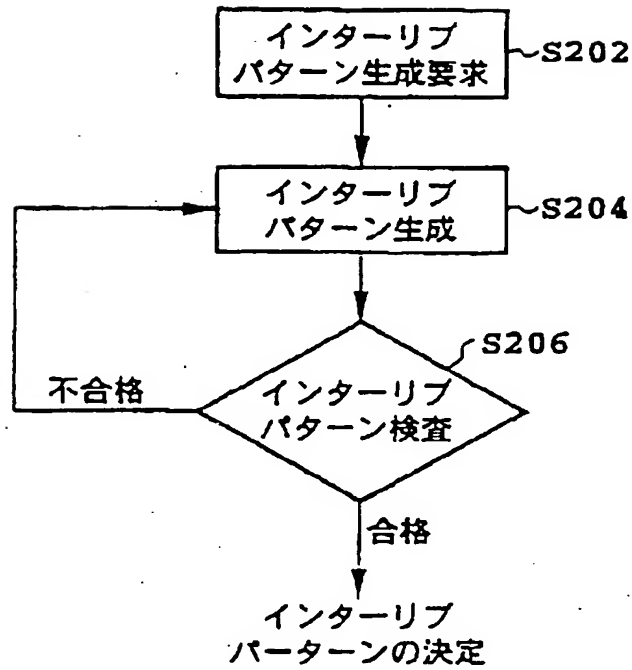
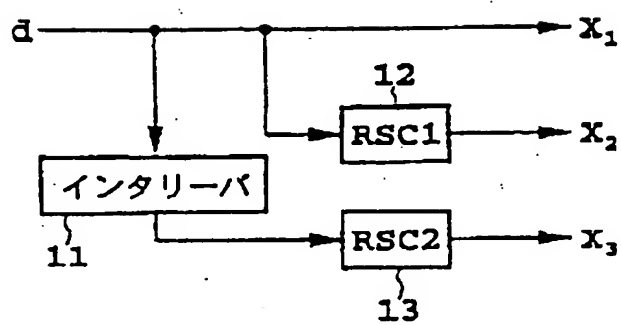


FIG. 34

(a)



(b)

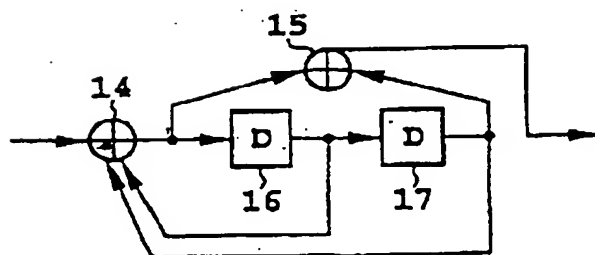


FIG. 35

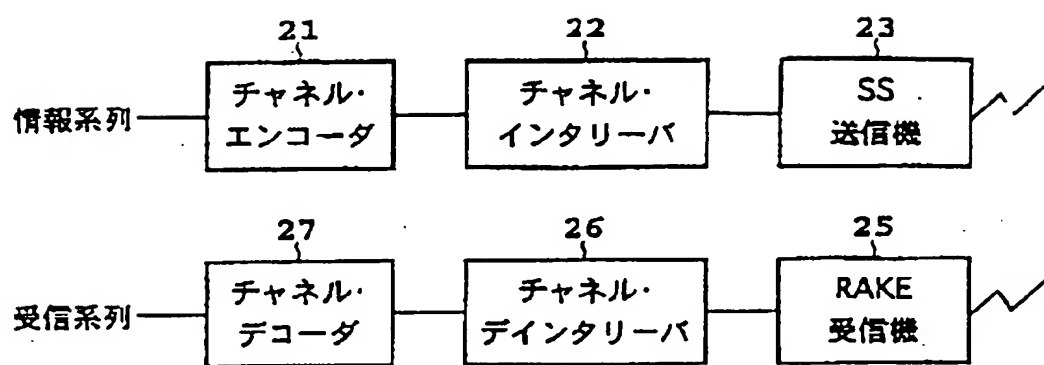
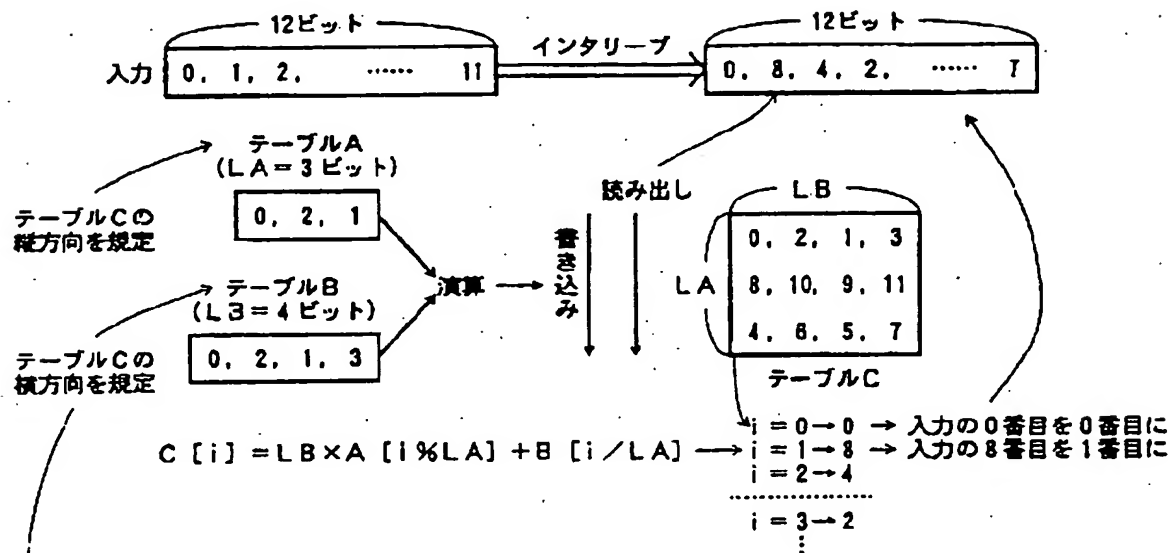


FIG. 36

(a)

・ 12ビット (=L) のインタリーブ例 ( $LA \times LB = 12$ )

(b)

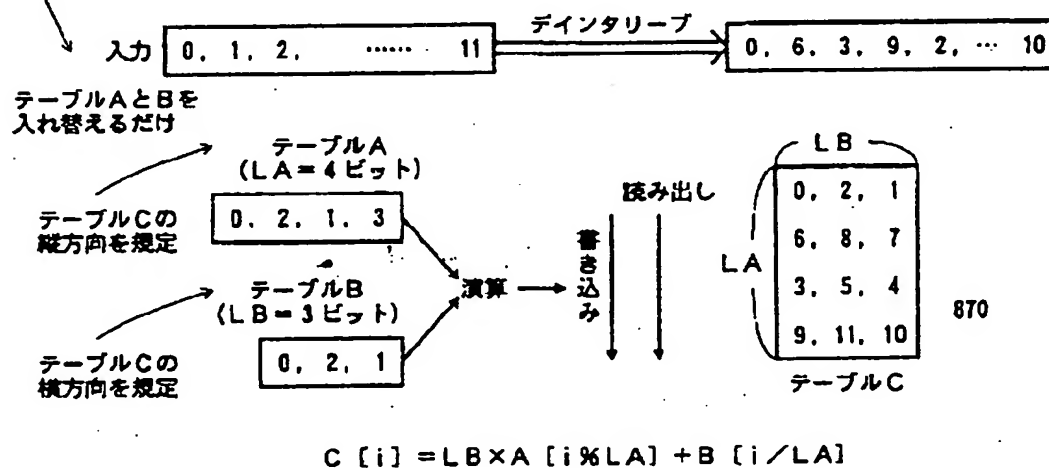
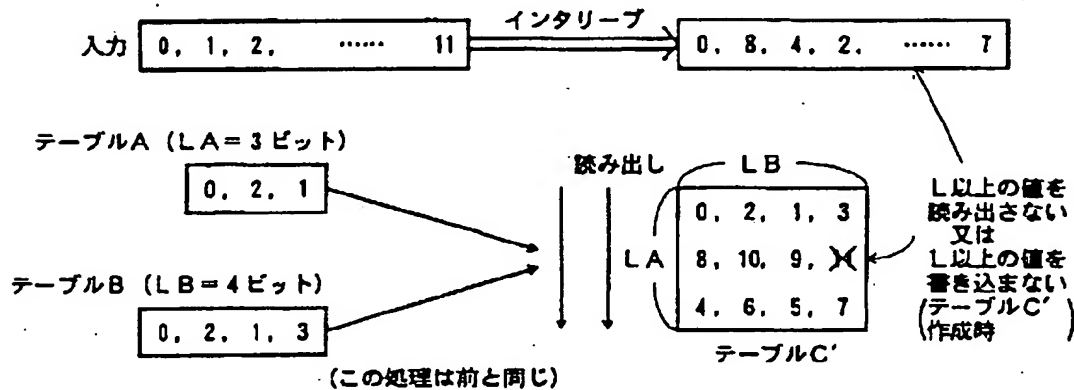
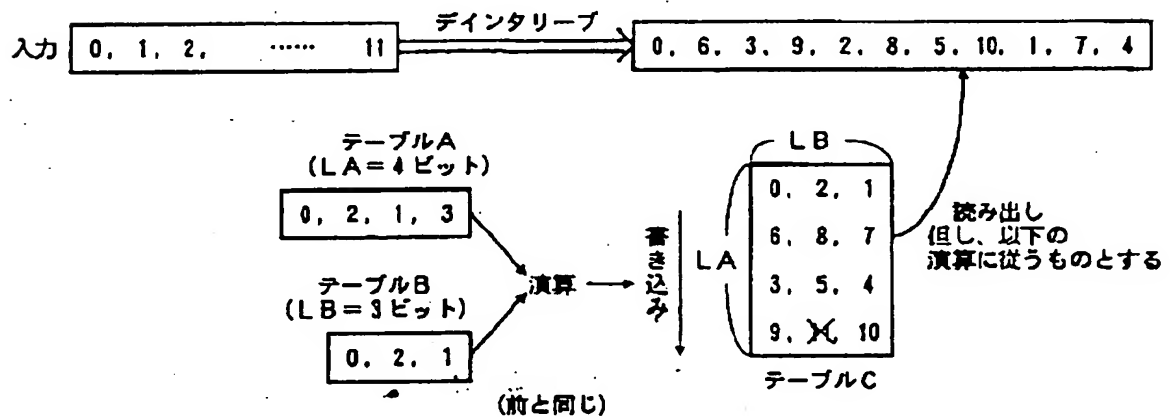
・ 12ビット (=L) のデインタリーブ例 ( $LA \times LB = 12$ )

FIG. 37

(a)

・ 11ビット (=L) のインタリーブ例 ( $LA \times LB > L$  の場合)

(b)

・ 11ビット (=L) のデインタリーブ例 ( $LA \times LB > L$ )

$$C[i] = LB \times A[i \% LA] + B[i / LA] - \alpha$$

$$(0 \leq i \leq (L-1))$$

但し、 $\alpha$  は以下の規則に従う

```

α = 0;
for (j = 0; j < (LA * LB - L); j++) {
  if C[j] >= LB * A[(L-1-j) % LA]
    + B[(L-1-j) / LA]
    α++;
}

```



FIG. 38

Lビット (ターボ符号のインタリーブ長)

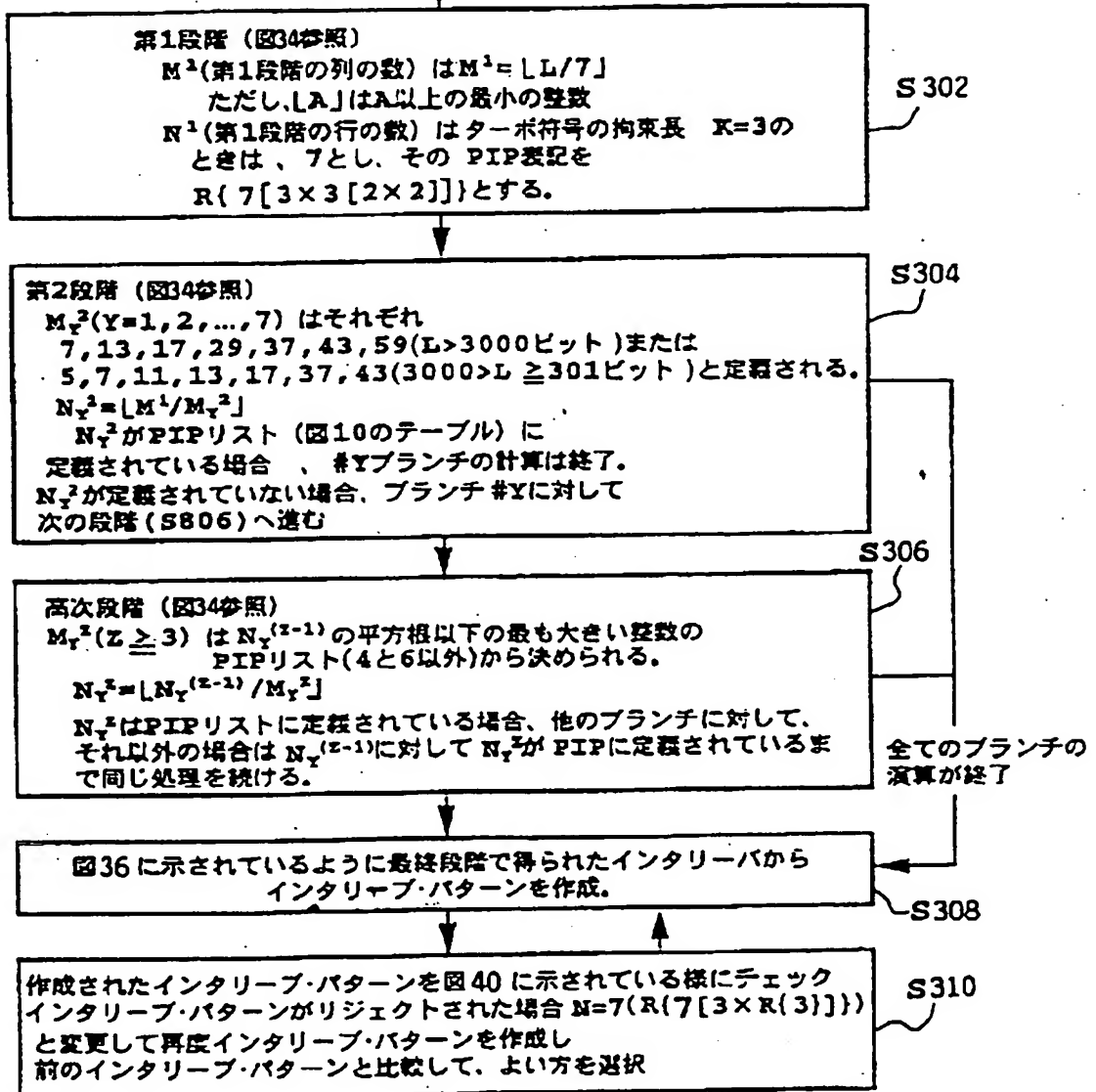
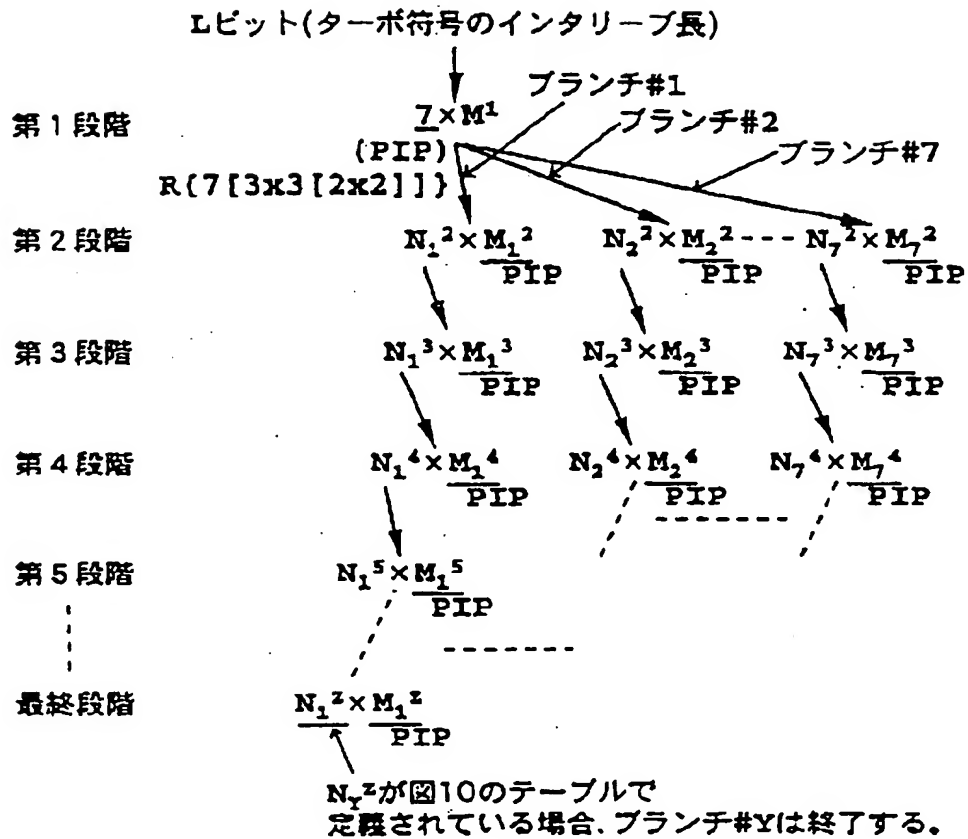


FIG. 39



$L[N^1\{PIP\} \times M^1[N_1^1[N_1^2[\dots] \times M_1^2\{PIP\} \times M_1^1\{PIP\},$   
 $N_2^1[\dots] \times M_2^1\{PIP\}, \dots, N_7^1[\dots] \times M_7^1\{PIP\}]$

FIG. 40

| Index | 表記  | インタリーブ・パターン  |
|-------|---|--|
| T7    | $R\{7[3 \times 3[2 \times 2]]\}$  | 4, 1, 5, 2, 6, 3, 0  |
| T7'   | $R\{7[3 \times R(3)]\}$   | 6, 3, 0, 4, 1, 5, 2  |
| 2     | $R(2)$  | 1, 0   |
| 3     | $R(3[2 \times 2])$  | 1, 2, 0  |
| 4     | $4[2 \times R(2)]$  | 1, 3, 0, 2   |
| 5     | $5[2 \times 3]$   | 0, 3, 1, 4, 2  |
| 6     | $6[3 \times 2]$   | 0, 2, 4, 1, 3, 5   |
| 7     | $7[3 \times 3[2 \times 2]]$   | 0, 3, 6, 2, 5, 1, 4  |
| 8     | $8[4[2 \times 2] \times 2]$   | 0, 4, 2, 6, 1, 5, 3, 7   |
| 9     | $9[R(2) \times 5[2 \times 3]]$  | 5, 0, 8, 3, 6, 1, 4, 7, 2  |
| 11    | $11[3 \times 5[3 \times 2]]$  | 0, 5, 10, 2, 7, 4, 9, 1, 6, 3, 8   |
| 13    | $13[2 \times 7[3 \times 3[2 \times 2]]$<br>$3[2 \times 2 \times R(2[2 \times R(2)]$<br>$\times 3[R(3) \times 1, R(3) \times 1, 3 \times 1]]]$ | 0, 9, 3, 12, 6, 2, 11, 5, 8, 1, 10, 4, 7   |
| 17    | $17[4[2 \times 2, 4 \times 1, 4 \times 1$<br>$4 \times 1] \times 5[3 \times 2]]$  | 0, 10, 5, 15, 2, 7, 12, 4, 9, 14, 1, 6, 11, 16, 3, 8, 13   |
| 20    | $20[4[2 \times R(2)]$<br>$\times 5[2 \times 3]]$  | 5, 15, 0, 10, 8, 18, 3, 13, 6, 16, 1, 11, 9, 19, 4, 14, 7,<br>17, 2, 12  |
| 29    | $29[5[3 \times 2]$<br>$\times 7[3 \times 3[2 \times 2]]]$   | 0, 14, 28, 7, 21, 3, 17, 10, 24, 6, 20, 13, 27, 2, 16, 9,<br>23, 5, 19, 12, 26, 1, 15, 8, 22, 4, 18, 11, 25  |
| 37    | $37[7[3 \times 3]$<br>$\times 6[3 \times 2]]$   | 0, 18, 36, 6, 24, 12, 30, 2, 20, 8, 26, 14, 32, 4, 22, 10,<br>28, 16, 34, 1, 19, 7, 25, 13, 31, 3, 21, 9, 27, 15, 33, 5,<br>23, 11, 29, 17, 35   |
| 43    | $43[4[2 \times 2]$<br>$\times 11[3 \times 5[3 \times 2]]]$  | 0, 22, 11, 33, 5, 27, 16, 38, 10, 32, 21, 2, 24, 13, 35, 7,<br>29, 18, 40, 4, 26, 15, 37, 9, 31, 20, 42, 1, 23, 12, 34, 6,<br>28, 17, 39, 3, 25, 14, 36, 8, 30, 19, 41   |
| 47    | $47[7[3 \times 3] \times 7[3 \times 3]]$  | 0, 21, 42, 7, 28, 14, 35, 3, 24, 43, 10, 31, 17, 38, 6, 27,<br>13, 34, 20, 41, 1, 22, 43, 8, 29, 15, 36, 4, 25, 46, 11,<br>32, 18, 39, 2, 23, 44, 9, 30, 16, 37, 5, 26, 12, 33, 19,<br>40  |
| 53    | $53[5[2 \times 3]$<br>$\times 11[3 \times 5[3 \times 2]]]$  | 0, 33, 11, 44, 22, 5, 38, 16, 49, 27, 10, 43, 21, 32, 2,<br>35, 13, 46, 24, 7, 40, 18, 51, 29, 4, 37, 15, 48, 26, 9,<br>42, 20, 31, 1, 34, 12, 45, 23, 6, 39, 17, 50, 28, 3,<br>36, 14, 47, 25, 8, 41, 19, 52, 30                                    |
| 59    | $59[9[R(2)]$<br>$\times 5[2 \times 3]]$<br>$\times 7[3 \times 3]]$  | 35, 0, 56, 21, 42, 7, 28, 49, 14, 38, 3, 24, 45, 10, 31,<br>52, 17, 41, 6, 27, 48, 13, 34, 55, 20, 36, 1, 57, 22, 43,<br>8, 29, 50, 15, 39, 4, 25, 46, 11, 32, 53, 18, 37, 2, 58,<br>23, 44, 9, 30, 51, 16, 40, 5, 26, 47, 12, 33, 54, 19            |
| 61    | $61[5[2 \times 3]$<br>$\times 13[5[2 \times 3]$<br>$\times 3[2 \times 2]]]$   | 0, 39, 13, 52, 26, 9, 48, 22, 35, 3, 42, 16, 55, 29, 12,<br>51, 25, 38, 6, 45, 19, 58, 32, 2, 41, 15, 54, 28, 11, 50,<br>24, 37, 5, 44, 18, 57, 31, 8, 47, 21, 60, 34, 1, 40, 14,<br>53, 27, 10, 49, 23, 36, 4, 43, 17, 56, 30, 7, 46, 20, 59,<br>33 |

FIG. 41

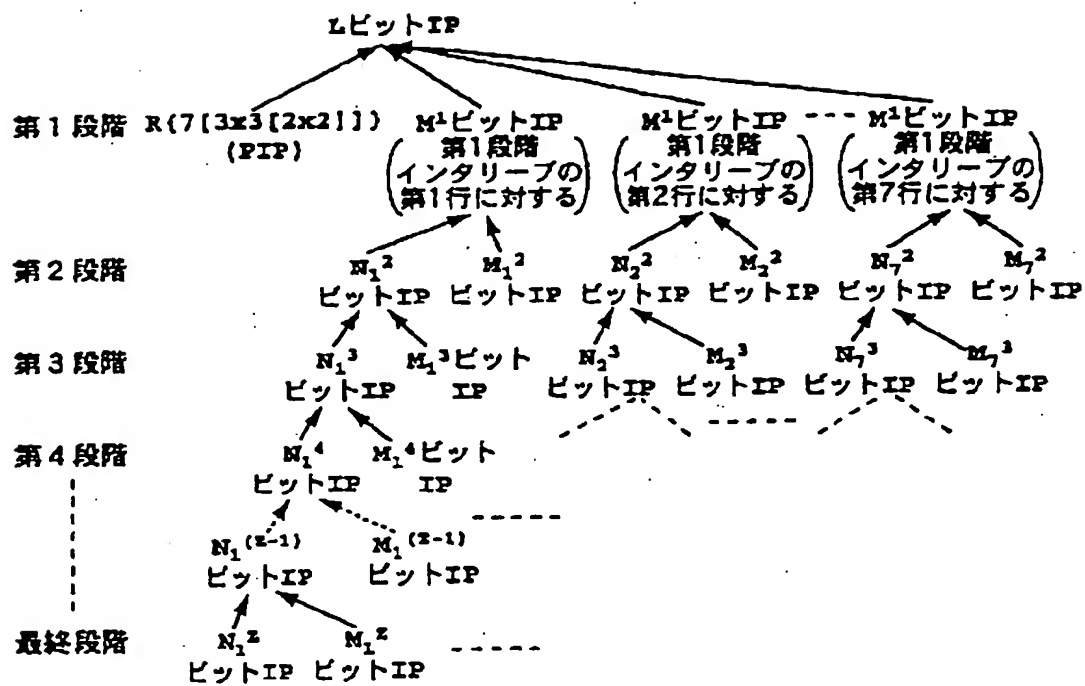


FIG. 42

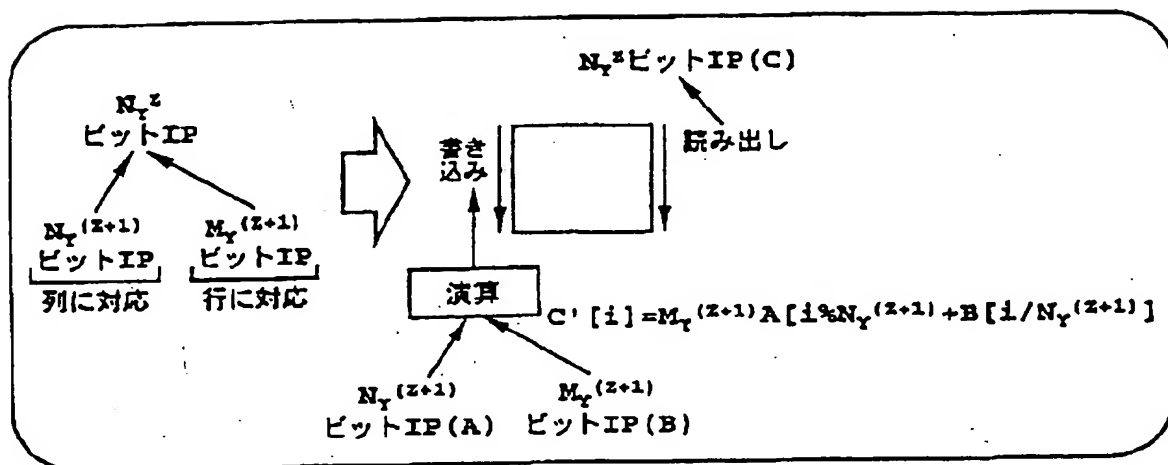


FIG. 43

例:

15ビットIP...C={0, 8, 4, 12, 2, 10, 6, 14, 1, 9, 5, 13, 3, 11, 7}

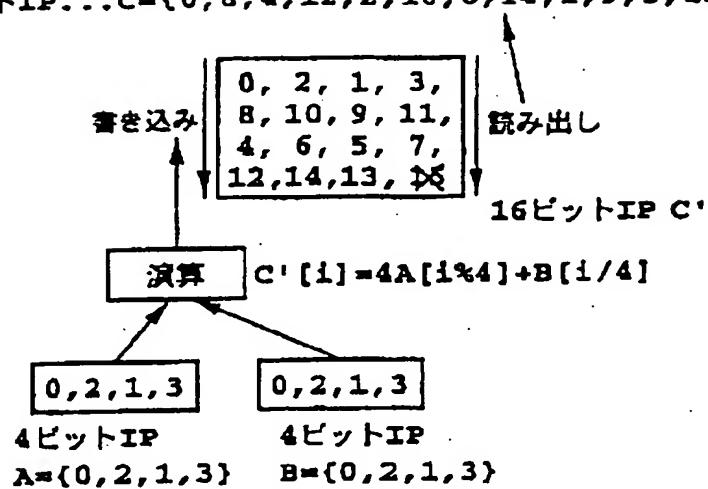


FIG. 44

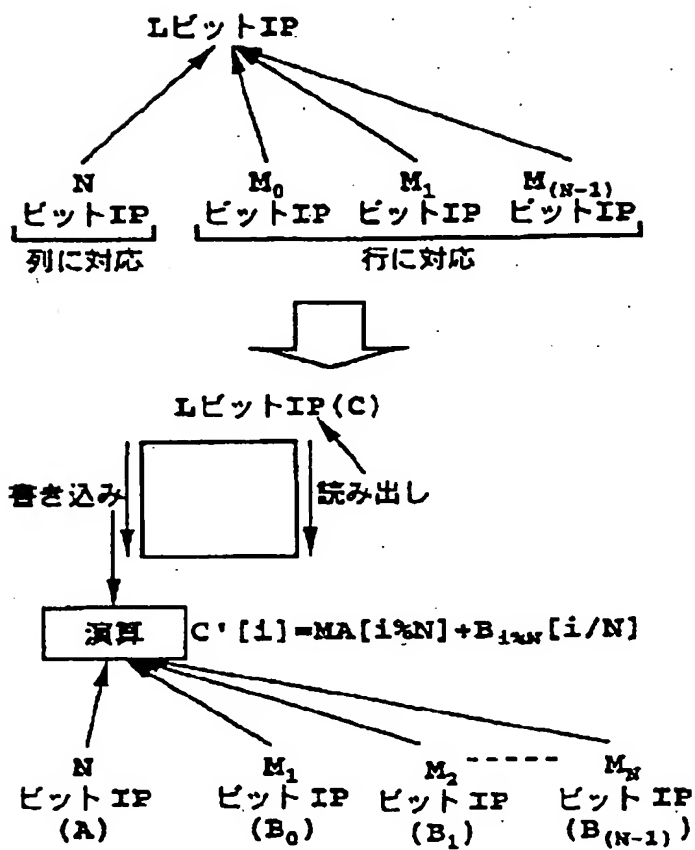


FIG. 45

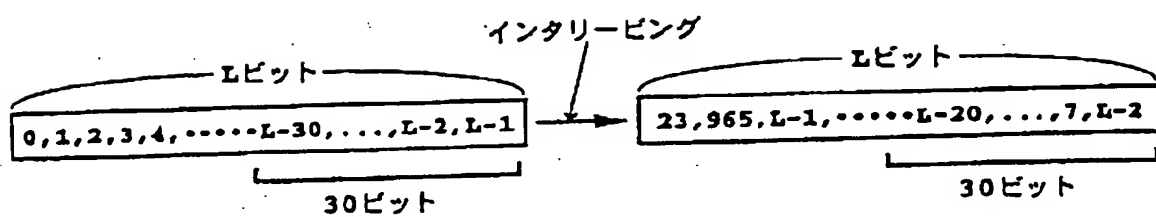




FIG. 46

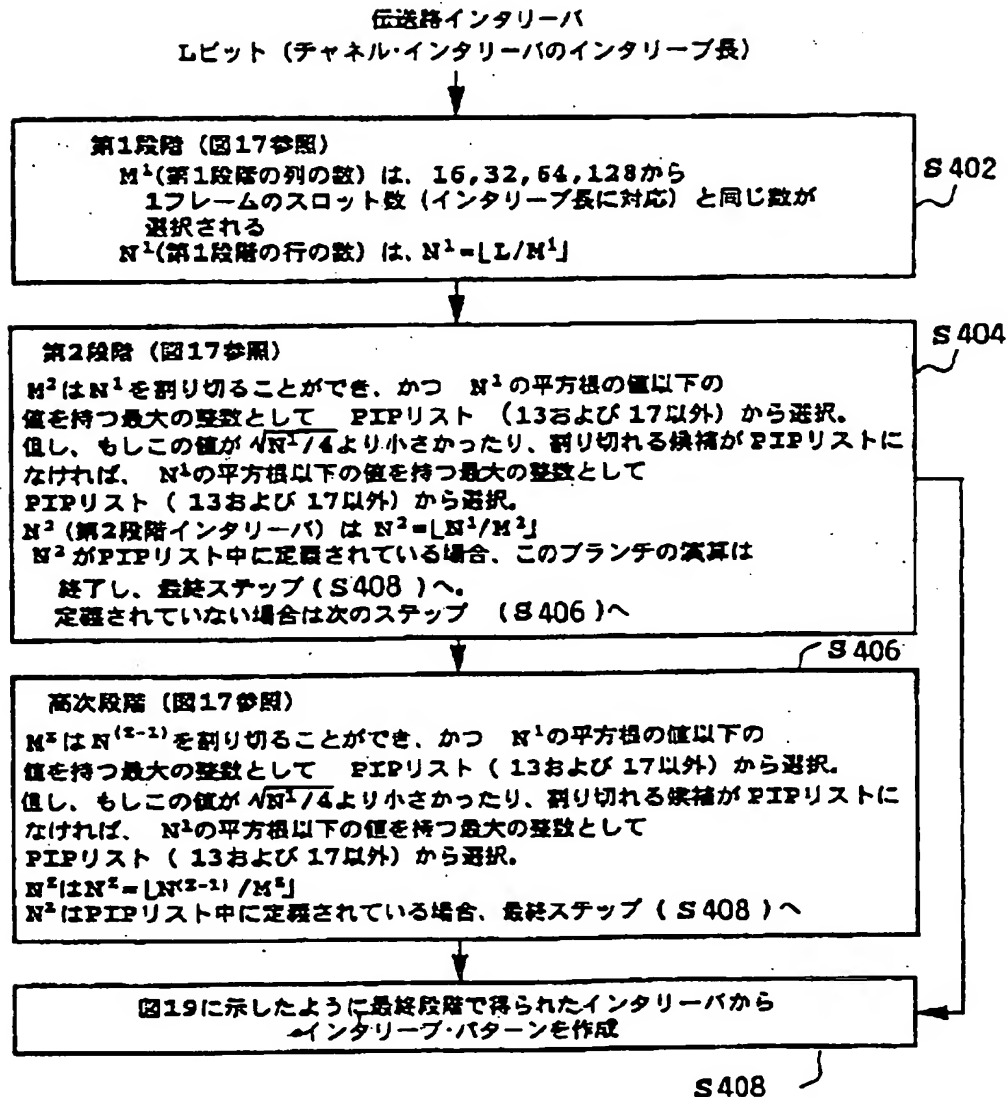


FIG. 47

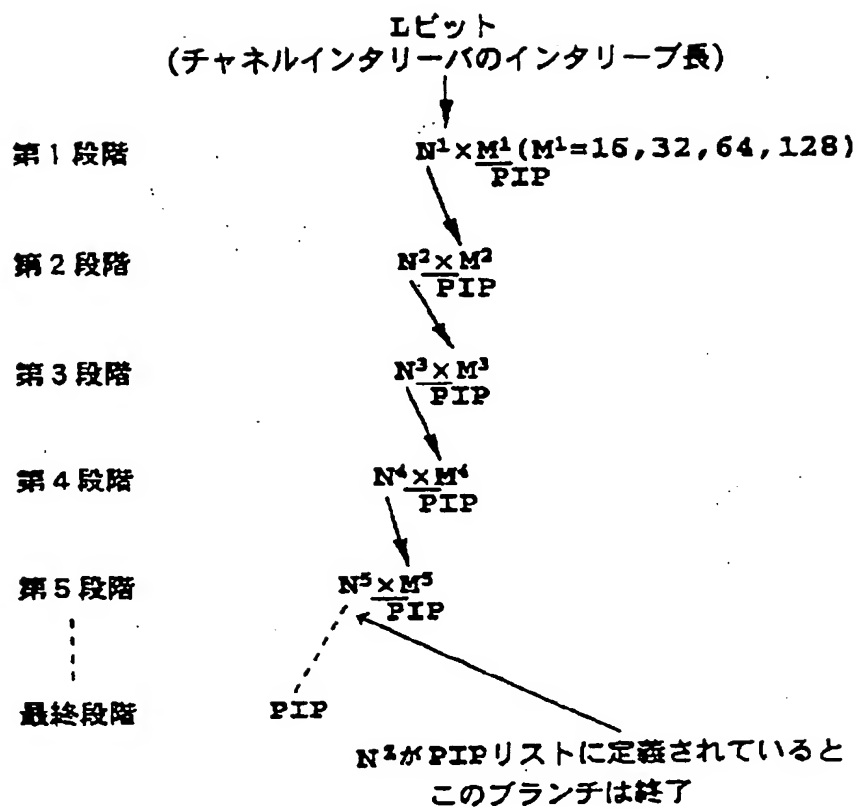


FIG. 48

| index | 表記   | インタリーブ・パターン   |
|-------|--|---|
| 2     | 2  | 0,1   |
| 3     | 3  | 0,1,2   |
| 4     | 4[2×2]   | 0,2,1,3   |
| 5     | 5[2×3]   | 0,3,1,4,2   |
| 6     | 6[3×2]   | 0,2,4,1,3,5   |
| 7     | 7[3×3[2×2]]  | 0,3,6,2,5,1,4   |
| 8     | 8[4[2×2]×2]  | 0,4,2,6,1,5,3,7   |
| 9     | 9[3×3]   | 0,3,6,1,4,7,2,5,8   |
| 10    | 10[5[3×2]×2]   | 0,4,8,2,6,1,5,9,3,7   |
| 11    | 11[3×5[3×2]]   | 0,5,10,2,7,4,9,1,6,3,8  |
| 13    | 13[2×7[3×3[2×2]<br>×2[2×2×R(2)2×R(2)2]<br>×3[R(3)×1R(3)×1,3×1]]] | 0,9,3,12,6,2,11,5,8,1,10,4,7  |
| 16    | 16[4[2×2]<br>×4[2×2]]  | 0,8,4,12,2,10,6,14,1,9,5,13,3,11,7,15   |
| 17    | 17[4[2×2,4×1<br>4×1,4×1,4×1]<br>×5[3×2]]                         | 0,10,5,15,2,7,12,4,9,14,1,6,11,16,3,8,13  |
| 20    | 20[4[2×2]<br>×5[3×2]]  | 0,10,5,15,2,12,7,17,4,14,9,19,1,11,6,16,3,<br>13,8,18   |
| 32    | 32[8[4[2×2]×2]<br>×4[2×2]]]                                      | 0,16,8,24,4,20,12,28,2,18,10,26,6,22,14,30,<br>1,17,9,25,5,21,13,29,3,19,11,27,7,23,15,31   |
| 64    | 64[8[4[2×2]×2]<br>×8[4[2×2]×2]]                                  | 0,32,16,48,8,40,24,56,4,36,20,52,12,44,28,<br>60,2,34,18,50,10,42,26,58,6,38,22,54,14,46,<br>30,62,1,33,17,49,9,41,25,57,5,37,21,53,13,<br>45,29,61,3,35,19,51,11,43,27,59,7,39,23,55,<br>15,47,31,63   |
| 128   | 128[16[4[2×2]×<br>4[2×2]<br>]×8[4[2×2]×2]]                       | 0,64,32,96,16,80,48,112,8,72,40,104,24,88,<br>56,120,4,68,36,100,20,84,52,116,12,76,44,<br>108,28,92,60,124,2,66,34,98,18,82,50,114,10,<br>74,42,106,26,90,58,122,6,70,38,102,22,86,54,<br>118,14,78,46,110,30,94,62,126,1,65,33,97,17,<br>81,49,113,9,73,41,105,25,89,57,121,5,69,37,<br>101,21,85,53,117,13,77,45,109,29,93,61,125,<br>3,67,35,99,19,83,51,115,11,75,43,107,27,91,<br>59,123,7,71,39,103,23,87,55,119,15,79,47,<br>111,31,95,63,127 |

FIG. 49

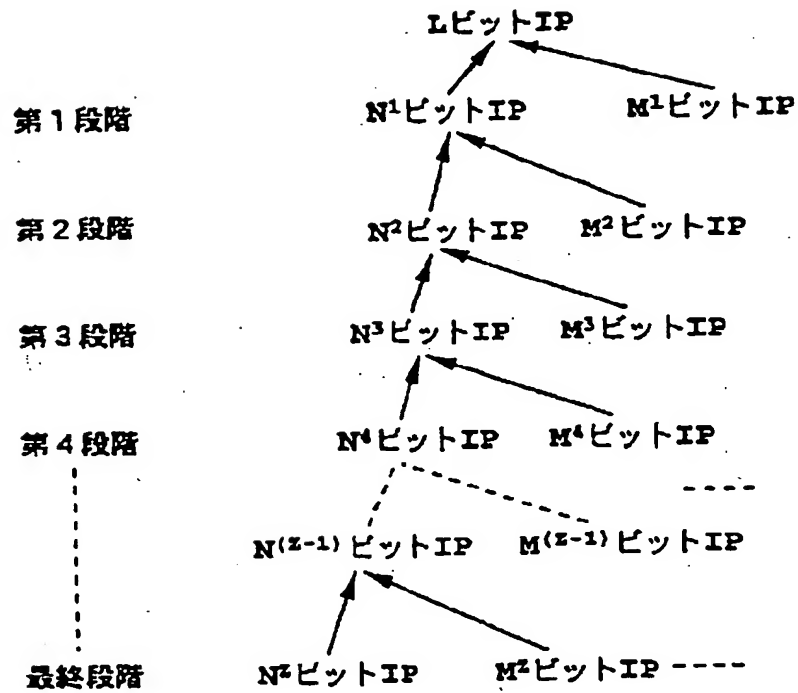
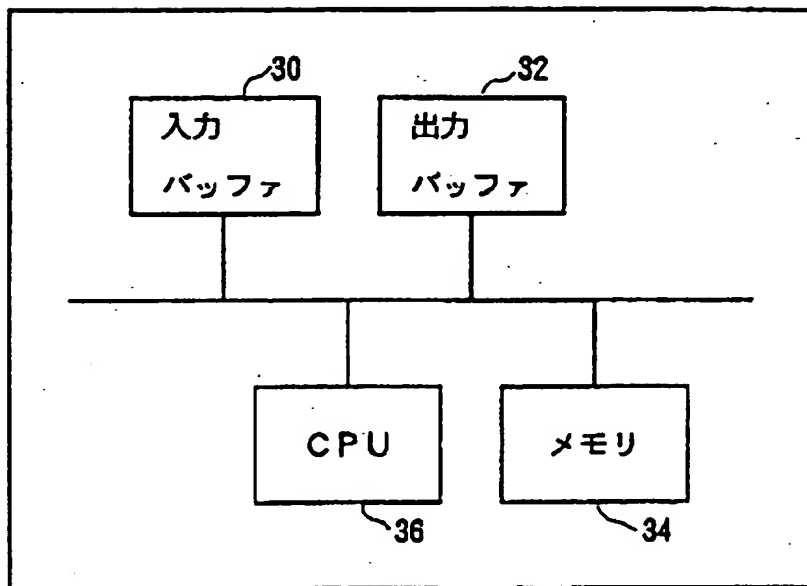


FIG. 50



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05027

| A. CLASSIFICATION OF SUBJECT MATTER<br>Int.Cl. <sup>6</sup> H03M13/22, H03M13/12  |   |   |
|---|---|---|
| According to International Patent Classification (IPC) or to both national classification and IPC   |   |   |
| B. FIELDS SEARCHED  |   |   |
| Minimum documentation searched (classification system followed by classification symbols)<br>Int.Cl. <sup>6</sup> H03M13/00-13/22   |   |   |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched<br>Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1999<br>Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999   |   |   |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  |   |   |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT  |   |   |
| Category*   | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No.   |
| X<br>Y<br>A   | S. Dolinar and D. Divsalar, "Weight Distributions for Turbo Codes Using Random and Nonrandom Permutations", The Telecommunications and Data Acquisition Report (JPL TDA Progress Report) 42-122, Jet Propulsion Laboratory, August 15, 1995, Pasadena, California, pp.56-65, Particularly refer to Section IV.B.1 (page 61, lines 33 to 48) | 1-4<br>6, 26, 27, 29<br>28  |
| X<br>Y<br>A   | JP, 07-212250, A (Fujitsu Ltd.),<br>11 August, 1995 (11. 08. 95) (Family: none)<br>Particularly refer to Fig. 4   | 5<br>6, 26, 27, 29<br>28  |
| X<br>A  | S.V. Maric, "Class of algebraically constructed permutations for use in pseudorandom interleavers", Electronics Letters, Vol. 30, No. 17, 18th August 1994, pp.1378-1379, particularly refer to "It is common ... permuted sequence." (page 1378, right column, lines 50 to 53)   | 7-18<br>21-25, 28,<br>30-34   |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C... <input type="checkbox"/> See patent family annex.  |   |   |
| * Special categories of cited documents:<br>"A" document defining the general state of the art which is not considered to be of particular relevance<br>"E" earlier document but published on or after the international filing date<br>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)<br>"O" document referring to an oral disclosure, use, exhibition or other means<br>"P" document published prior to the international filing date but later than the priority date claimed<br>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention<br>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone<br>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art<br>"Z" document member of the same patent family |   |   |
| Date of the actual completion of the international search<br>27 January, 1999 (27. 01. 99)  |   | Date of mailing of the international search report<br>9 February, 1999 (09. 02. 99) |
| Name and mailing address of the ISA/<br>Japanese Patent Office  |   | Authorized officer  |
| Facsimile No.   |   | Telephone No.   |

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/05027

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No. |
|-----------|--|-----------------------|
| X         | P. Jung and M. Nasshan, "Performance evaluation of turbo codes for short frame transmission systems", Electronics Letters, Vol. 30, No. 2, 20th January 1994, pp.111-113, particularly refer to page 112, left column, lines 23 to 49  | 19, 20                |
| X         | JP, 08-242217, A (AT&T Corp.),<br>17 September, 1996 (17. 09. 96)<br>& EP, 715432, A2 & US, 5659580, A<br>& CN, 1132453, A<br>Particularly refer to Par. Nos. [0019], [0020]   | 7                     |
| X         | JP, 08-97731, A (Sony Corp.),<br>12 April, 1996 (12. 04. 96) (Family: none)<br>Particularly refer to page 1, abstract  | 7                     |
| A         | JP, 07-30846, A (Hitachi, Ltd.),<br>31 January, 1995 (31. 01. 95) (Family: none)<br>Particularly refer to Figs. 1, 2   | 1-34                  |
| A         | JP, 55-26715, A (Kokusai Denshin Denwa Co., Ltd.),<br>26 February, 1980 (26. 02. 80) (Family: none)<br>Particularly refer to Fig. 5  | 1-34                  |
| A         | JP, 10-98397, A (Fujitsu General Ltd.),<br>14 April, 1998 (14. 04. 98) (Family: none)  | 1-34                  |
| A         | E. Dunscombe and F.C. Piper, "Optimal Interleaving Scheme for Convolutional Codes", Electronics Letters, Vol. 25, No. 22, 26th October 1989, pp.1517-1518, particularly refer to abstract  | 1-34                  |
| P, X      | Akira Shibuya, Hiroto Suda, Fumiyuki Adachi, "Effect of Application of Multi-Interleaving Method to W-CDMA (in Japanese)", IEICE, Technical Report, Vol. 97, No. 544, A-P97-178, 18 February, 1998 (18. 02. 98), pp.23-30<br>Particularly refer to Section 2 (page 24, right column, line 1 to page 25, right column, line 24), Section 3.3.2 (page 27, left column, line 11 to right column, line 20) | 1-4                   |
| P, A      |  | 5-34                  |

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. H03M13/22, H03M13/12

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. H03M13/00-13/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年  
 日本国公開実用新案公報 1971-1999年  
 日本国登録実用新案公報 1994-1999年  
 日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号           |
|-----------------|---|----------------------------|
| X<br>Y<br>A     | S. Dolinar and D. Divsalar, 「Weight Distributions for Turbo Codes Using Random and Nonrandom Permutations」, The Telecommunications and Data Acquisition Report (JPL TDA Progress Report) 42-122, Jet Propulsion Laboratory, August 15, 1995, Pasadena, California, pp. 56-65, 特にセクションIV. B. 1 (p. 61 第33-48行) 参照。 | 1-4<br>6, 26, 27, 29<br>28 |
| X<br>Y<br>A     | JP, 07-212250, A (富士通株式会社) 11.8月. 1995 (11.08.95) (ファミリーなし) 特に第4図参照。  | 5<br>6, 26, 27, 29<br>28   |

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

27.01.99

国際調査報告の発送日

09.02.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)  
 郵便番号 100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

稲葉 和生

5K

8732

電話番号 03-3581-1101 内線 3556



| C (続き) 関連すると認められる文献 |   |                     |
|---------------------|---|---------------------|
| 引用文献の<br>カテゴリー      | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号    |
| X                   | S.V.Maric, 「Class of algebraically constructed permutations for use in pseudorandom interleavers」,  | 7-18                |
| A                   | Electronics Letters, Vol.30, No.17, 18th August 1994, pp.1378-1379,<br>特に "It is common ... permuted sequence." ( p.1378, 右欄, 第50-53行 ) 参照。     | 21-25, 28,<br>30-34 |
| X                   | P.Jung and M.Nasshan, 「Performance evaluation of turbo codes for short frame transmission systems」,   | 19, 20              |
|                     | Electronics Letters, Vol.30, No.2, 20th January 1994, pp.111-113, 特に p.112, 左欄, 第23-49行参照。  |                     |
| X                   | JP, 08-242217, A (エイ・ティ・アンド・ティ・コーポレーション) 17.9月.1996 (17.09.96)<br>& EP, 715432, A2 & US, 5659580, A & CN, 1132453, A<br>特に段落【0019】 - 【0020】 参照。 | 7                   |
| X                   | JP, 08-97731, A (ソニー株式会社) 12.4月.1996 (12.04.96)<br>(ファミリーなし)<br>特に p.1, 要約参照。   | 7                   |
| A                   | JP, 07-30846, A (株式会社日立製作所) 31.1月.1995 (31.01.95)<br>(ファミリーなし)<br>特に図1, 図2参照。   | 1-34                |
| A                   | JP, 55-26715, A (国際電信電話株式会社) 26.2月.1980 (26.02.80)<br>(ファミリーなし)<br>特に第4図, 第5図参照。  | 1-34                |
| A                   | JP, 10-98397, A (株式会社富士通ゼネラル)<br>14.4月.1998 (14.04.98)<br>(ファミリーなし)   | 1-34                |
| A                   | E.Dunscombe and F.C.Piper, 「Optimal Interleaving Scheme for Convolutional Codes」,   | 1-34                |
|                     | Electronics Letters, Vol.25, No.22, 26th October 1989, pp.1517-1518, 特に要約参照。  |                     |
| P, X                | 渋谷 彰, 須田博人, 安達文幸, 「多重インターリービング法の W-CDMA への適用効果」; 電子情報通信学会技術研究報告, Vol.97, No.544, A-P97-178, 18.2月.1998 (18.02.98), pp.23-30,                    | 1-4                 |
| P, A                | 特にセクション2 (p.24, 右欄, 第1行-p.25, 右欄, 第24行), セクション3.3.2 (p.27, 左欄, 第11行-p.27, 右欄, 第20行) 参照。   | 5-34                |